



Proyecto Fin de Máster

**Análisis y Comparación de Dos
Topologías para un Convertidor
Multinivel de un Amplificador de
Envolvente de Alto Rendimiento**

Daniel Díaz López

Máster en Electrónica Industrial

Universidad Politécnica de Madrid

Centro de Electrónica Industrial

Escuela Técnica Superior de Ingenieros Industriales
Departamento de Automática, Ingeniería Electrónica e Informática
Industrial



Septiembre, 2009



Universidad Politécnica de Madrid
Centro de Electrónica Industrial (CEI)
Escuela Técnica Superior de Ingenieros Industriales
Departamento de Automática, Ingeniería Electrónica e Informática Industrial

Máster en Electrónica Industrial

Análisis y Comparación de Dos
Topologías para un Convertidor
Multinivel de un Amplificador de
Envolvente de Alto Rendimiento

Autor: Daniel Díaz López

Director: Pedro Alou Cervera

Septiembre, 2009



Proyecto Fin de Máster



Índice

Índice de Figuras.....	7
Introducción	9
Objetivo del proyecto	13
Estudio del estado del arte	15
Especificaciones del proyecto	21
Solución en tres etapas para el amplificador de envolvente	23
I. Descripción del sistema	23
I.1 Etapas del amplificador de envolvente.....	24
II. Etapa de control del convertidor amplificador de envolvente en tres etapas	27
III. Consideraciones de diseño de la solución en tres etapas para el amplificador de envolvente	28
IV. Alternativas topológicas para la implementación del convertidor multinivel en tres etapas.....	29
IV.1 Variación topológica de la celda de dos estados	31
Análisis de la topología de celda de tres estados para el convertidor multinivel y comparación con la topología de dos estados	35
V. Convertidor multinivel con topología de celda de tres estados	35
VI. Comparación entre las topologías de dos y tres estados para la implementación del convertidor multinivel.....	37

VII.	Optimización de las tres etapas del amplificador de envolvente	39
VII.1	Optimización de la tercera etapa del convertidor multinivel	40
VII.2	Optimización de la segunda etapa del convertidor multinivel.....	44
VII.3	Optimización de la primera etapa del convertidor multinivel	46
VIII.	Optimización del amplificador de envolvente	48
IX.	Diseño de la etapa control del convertidor amplificador de envolvente con topología de celda de tres estados	50
Resultados Experimentales		55
X.	Especificaciones del amplificador de envolvente	55
XI.	Convertidor multinivel con celdas de dos estados	56
XI.1	Primera etapa	57
XI.2	Segunda etapa	58
XI.3	Tercera etapa.....	58
XI.4	Bloques adicionales del sistema	59
XII.	Convertidor multinivel con celdas de tres estados	60
XII.1	Primera etapa	60
XII.2	Segunda etapa	62
XII.3	Tercera etapa.....	63
XII.4	Comparación entre resultados obtenidos en ambos prototipos experimentales	65
Conclusiones		69
Líneas Futuras		71
Referencias		73

Índice de Figuras

Figura 1 Rendimiento instantáneo de los amplificadores clase A y clase B en función de la amplitud de la señal	9
Figura 2 Función densidad de probabilidad de la envolvente de la señal para dos modulaciones diferentes	10
Figura 3 Diagrama de bloques del transmisor de la técnica de Kahn.....	10
Figura 4 Diagramas tensión-tiempo del amplificador de envolvente propuesto	11
Figura 5 Arquitecturas identificadas para la implementación del convertidor multinivel	12
Figura 6 Esquema de tensión de alimentación (V_1) y de salida (V_2) de la solución con regulador lineal	16
Figura 7 Esquema tensión-tiempo del convertidor multinivel	18
Figura 8 Formas de onda de la solución multinivel para el amplificador de envolvente	24
Figura 9 Diagrama de bloques simplificado del convertidor multinivel	25
Figura 10 Diagrama de bloques del convertidor multinivel	25
Figura 11 Problema de desfase entre la tensión de salida del convertidor multinivel y la del amplificador de envolvente	27
Figura 12 Diagrama esquemático del filtro “pasa-todo”	27
Figura 13 Diagrama de bloques del esquema de control.....	28
Figura 14 Alternativas topológicas de celda para la arquitectura del convertidor multinivel con celdas en serie	30
Figura 15 Solución para el convertidor multinivel con fuentes independientes conectadas en paralelo	31
Figura 16 Convertidor multinivel de tres niveles de tensión con topología de celda de tres estados (a) y con variación topológica de la celda de dos estados (b).....	32
Figura 17 Esquema del funcionamiento de la celda de tres niveles (a) y formas de onda de tensión de salida del multinivel y de salida del regulador lineal (b).....	36
Figura 18 Aproximación de la función de densidad de probabilidad de amplitud para el rango de tensiones normalizado de la señal	42
Figura 19 Representación gráfica de la curva de rendimiento respecto a tensión de los niveles	43
Figura 20 Forma de onda sinusoidal de 0V-24V con los tres niveles de tensión seleccionados	44
Figura 21 Esquema del convertidor multinivel de tres niveles de tensión con celdas de tres estados (izquierda) y señales de gobierno de los MOSFETs de la celda de tres estados para el modo de control elegido (derecha)	51
Figura 22 Diagrama del flyback con rectificación síncrona y de la celda de tres estados en una configuración para tres niveles, indicando la referencia de masa de cada elemento.....	52

Figura 23 Esquemático de la alimentación del dispositivo “driver” respecto a los interruptores MOSFETs (a) y posibles situaciones de carga del condensador que dispara el interruptor flotante.....	53
Figura 24 Diagrama esquemático de circuito propuesto para la generación de las señales de control en las entradas bidireccionales	54
Figura 25 Fotografía del convertidor multinivel con celdas de dos estados. En la parte superior pueden observarse el módulo con las etapas dos y tres. El módulo de la parte inferior es el flyback multisalida de la primera etapa	57
Figura 26 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia es de 500kHz. La escala de tiempo es de 400ns/div	59
Figura 27 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia de 2MHz. La escala de tiempo es de 200ns/div	59
Figura 28 Fotografía del amplificador de envolvente implementado con celdas de tres estado para tres niveles de tensión	64
Figura 29 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de tres estados para una frecuencia de 500kHz. La escala de tiempo es de 200ns/div	65
Figura 30 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia de 500kHz. La escala de tiempo es de 200ns/div	65
Figura 31 Diagrama de bloques simplificado del amplificador de envolvente y distintas alternativas topológicas para el convertidor multinivel	69
Figura 32 Formas de onda ilustrativas del funcionamiento del convertidor multinivel y del regulador lineal	70

Introducción

La autonomía de los sistemas móviles y de comunicación modernos está directamente relacionada con la potencia consumida y su rendimiento. Un bajo rendimiento en estos sistemas implica una menor duración de la batería y un incremento de la disipación de calor. En un satélite de comunicaciones, hasta el 50% de la potencia total puede ser consumida por el amplificador de potencia en el transmisor [2]. Los transmisores usan habitualmente modulaciones digitales como QPSK (Quadrature Phase Shift Keying) combinada con técnicas de espectro extendido como CDMA (Code Division Multiple Access) o WCDMA (Wireless Code Division Multiple Access). Las señales moduladas son amplificadas posteriormente usando amplificadores lineales de clase A o B [3], altamente lineales pero de bajo rendimiento. Las señales transmitidas tienen alta relación potencia de pico-potencia media y tienen una mayor probabilidad en la zona donde los amplificadores lineales presentan muy bajo rendimiento, (aproximadamente un 15% para la clase B), como puede verse en la Figura 1 y en la Figura 2. Este es el motivo principal del bajo rendimiento de estos amplificadores de potencia aplicados en sistemas de radiofrecuencia (RF).

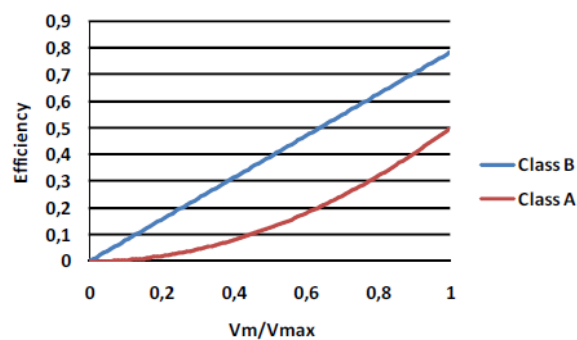


Figura 1 Rendimiento instantáneo de los amplificadores clase A y clase B en función de la amplitud de la señal

La técnica de Kahn de eliminación y restauración de envolvente (EER) se usa para mejorar el rendimiento de los transmisores de radiofrecuencia (RF). En la Figura 3 se muestra el diagrama de bloques de un transmisor de EER. Esta técnica combina un amplificador de potencia de radiofrecuencia (RFPA) (clase D o clase E, por ejemplo) con un amplificador de envolvente (convertidor cc/cc) para implementar un amplificador de envolvente de RF lineal de alto rendimiento [4]. Mediante el uso de subsistemas electrónicos adicionales se consigue compatibilizar el inherente alto

rendimiento de los amplificadores de RF conmutados (y por tanto no lineales) con la necesaria linealidad en el proceso de amplificación que requieren las modulaciones usadas.

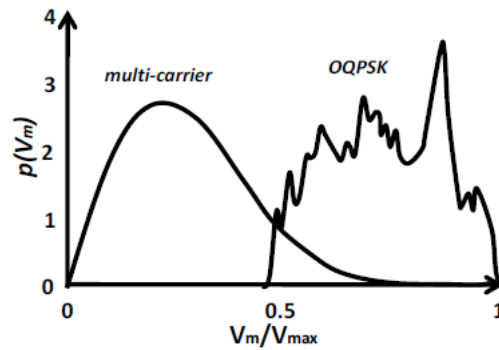


Figura 2 Función densidad de probabilidad de la envolvente de la señal para dos modulaciones diferentes

Mediante dicho aumento de rendimiento se pretende obtener tres ventajas fundamentales:

- Ahorro energético. Aunque es una implicación directa del aumento del rendimiento, es el objetivo principal de la técnica propuesta.
- Aumento del tiempo de comunicación en equipos alimentados desde baterías.
- Disminución de peso y tamaño y aumento de fiabilidad en equipos de grandes potencias, por simplificación de los sistemas de refrigeración.

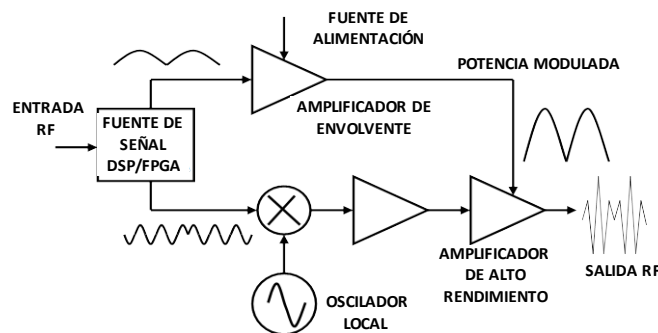


Figura 3 Diagrama de bloques del transmisor de la técnica de Kahn

El amplificador de envolvente debe tener una respuesta dinámica rápida, un alto rendimiento y una mínima interferencia con el espectro de salida del transmisor. Una solución que se le ha dado al problema es utilizar un regulador lineal, pero a pesar del buen funcionamiento de la misma, el rendimiento obtenido es bajo. Dado

que el amplificador de envolvente necesita tener alto rendimiento una primera idea como solución sería un convertidor continua-continua (cc/cc). En cualquier caso, para poder proporcionar el alto ancho de banda necesario para seguir la referencia de la envolvente garantizando la calidad de la señal a transmitir, estos convertidores deben tener una frecuencia de conmutación hasta cinco veces mayor que el ancho de banda requerido (para un ancho de banda de 1 MHz sería necesario aplicar una frecuencia de conmutación de al menos 5 MHz [5]).

El rendimiento de los convertidores cc/cc decrece ampliamente cuando la frecuencia de conmutación aumenta; por lo tanto, el rendimiento del sistema completo disminuye también. Además, en el rango de frecuencias de trabajo, los componentes comerciales utilizados habitualmente en electrónica de potencia, de tecnología de Si, se hallan en el límite de sus especificaciones. El segundo problema es el filtro de salida del convertidor, ya que su diseño puede ser muy complicado debido a las fuertes restricciones relativas a la tensión de salida y a las interferencias espectrales. En algunos artículos se propone el uso de un doble filtro LC [6], pero su uso podría disminuir el ancho de banda.

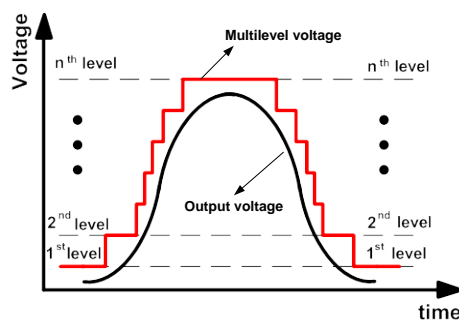


Figura 4 Diagramas tensión-tiempo del amplificador de envolvente propuesto

Una alternativa sería una solución híbrida: un convertidor conmutado en paralelo con un regulador lineal [7]. Esta idea tiene como principal desventaja la separación de la señal en componentes de alta y baja frecuencia, el cálculo y optimización de la frecuencia de corte que separa ambas componentes. Dicha solución necesita, por lo tanto, filtros adicionales para su correcto funcionamiento. Adicionalmente, no se han encontrado publicaciones relativas a esta solución en el rango de potencia necesario, en un orden de decenas de vatios.

Una solución, híbrida también, que mezcla la linealidad del amplificador lineal y el rendimiento de un convertidor cc/cc, es utilizar un convertidor multinivel en serie con un regulador lineal. Esta idea, permite un gran ancho de banda, una frecuencia de conmutación baja y la posibilidad de alcanzar potencias altas a la salida, con lo que puede suponer una buena alternativa al regulador lineal.

La solución presentada en [1], consta de tres etapas. La primera es un convertidor cc/cc que está conectado en serie a la segunda etapa, un convertidor multinivel. La salida de esta etapa irá conectada a un regulador lineal.

Esta implementación del amplificador de envolvente puede dar un alto rendimiento, un gran ancho de banda asegurando por lo tanto una buena calidad de la señal a transmitir y permite alcanzar altas potencias de salida.

Esta implementación de la solución consta de una primera etapa, un convertidor cc/cc multisalida, cuyas entradas alimentan a la etapa multinivel. La segunda etapa, un convertidor multinivel, está compuesta por celdas de tensión apiladas en serie, de manera que su salida es una combinación dada de las tensiones de los niveles impuesta por la lógica de control. Se han identificado dos arquitecturas para el convertidor multinivel para el sistema propuesto:

- Celdas conectadas en serie (Figura 5a): Dentro de esta arquitectura existen alternativas topológicas:
 - Celdas de dos estados
 - Celdas de tres estados
- Fuentes independientes conectadas en paralelo (Figura 5b)

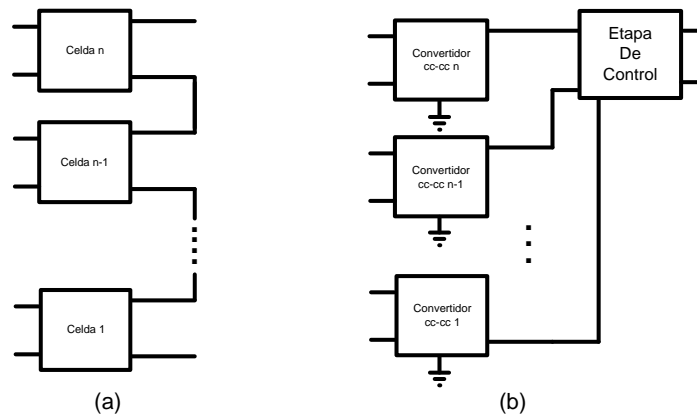


Figura 5 Arquitecturas identificadas para la implementación del convertidor multinivel

Objetivo del proyecto

Este trabajo fin de máster surge de la colaboración entre el Centro de Electrónica Industrial y El Grupo de Ingeniería de Radio, ambos pertenecientes a la Universidad Politécnica de Madrid.

El objetivo del proyecto, desde un punto de vista general, es la mejora del rendimiento de los amplificadores de radiofrecuencia. La tarea del Centro de Electrónica Industrial consiste, en una primera etapa, en implementar el amplificador de envolvente. La aplicación elegida para el sistema es Digital Video Broadcasting (DVB). Este proyecto fin de máster estudia una alternativa topológica para su implementación por lo tanto, se adoptarán las especificaciones del mismo para este trabajo fin de máster. Estas especificaciones se detallan posteriormente de este documento.

Este trabajo, por lo tanto, aborda el análisis de una solución para un amplificador de envolvente de alta eficiencia para su implementación en un transmisor de Kahn. La solución escogida es una alternativa topológica de una solución existente [1], consistente en una configuración en tres etapas.

En primer lugar, se ha realizado un estudio del estado del arte para las especificaciones dadas, altamente exigentes, para el amplificador de envolvente. Se ha seleccionado la solución presentada, una solución híbrida en tres etapas para la implementación del convertidor, como la más ventajosa.

Se han identificado 3 posibles soluciones para el sistema propuesto, dos arquitecturas (celdas en serie y fuentes de tensión conectadas en paralelo) y dos alternativas topológicas de la primera (celdas de dos y tres estados). La topología de celda de dos estados, ha sido publicada recientemente en [1]. Este trabajo abarcará la topología de celdas de tres estados y la comparación, teórica y experimental, con la otra alternativa topológica, celda de dos estados, así como de la optimización de las tres etapas que forman la solución elegida para el amplificador de envolvente.

Debido a que el cambio de topología en la segunda etapa tiene influencia en las tres etapas del sistema se ha abordado la optimización del sistema en todas ellas:

- El número de entradas de tensión se reduce, luego la primera etapa será más sencilla, ocupará menos volumen y tendrá menor número de componentes. Adicionalmente, se ha analizado la energía manejada para optimizar el diseño de las entradas de tensión (influencia de la señal y de la carga)
- Optimización del número de celdas en función de las especificaciones para la topología analizada.

- Optimización de la tercera etapa, el regulador lineal, en función de la señal a transmitir.

Se ha construido un prototipo para realizar la comparación experimental con el convertidor multinivel con celdas de dos estados bajo las especificaciones del proyecto.

Estudio del estado del arte

En primer lugar se han identificado las principales características que debe presentar el convertidor amplificador de envolvente del sistema:

- Linealidad
- Alto rendimiento
- Mínima interferencia con el espectro de la señal transmitida
- Gran ancho de banda

Posteriormente, y en base a esos criterios, se ha llevado a cabo un estudio del estado del arte para el amplificador de envolvente teniendo en cuenta las especificaciones del sistema, altamente exigentes en cuanto a frecuencia y potencia, lo cual hace que sean pocas las referencias que aporten soluciones válidas para la implementación del amplificador de envolvente.

Las especificaciones para este trabajo, como se ha referido anteriormente, se han elegido las mismas que las del proyecto en el que se enmarca este trabajo:

- Máxima potencia de salida: 50W
- Máxima componente en frecuencia de la señal a transmitir: 2MHz
- Tensión de salida: 0V-23V
- Tensión de alimentación: 24V

A continuación se presentan las soluciones encontradas en el estado del arte que presentan características interesantes para su implementación en el sistema bajo las especificaciones detalladas anteriormente.

Regulador Lineal

Esta solución, sencilla y de buen comportamiento, consiste en alimentar el regulador lineal desde una tensión constante, igual al máximo valor de tensión de salida. Esta solución presenta una alta linealidad, baja interferencia con el espectro de la señal, alto ancho de banda pero bajo rendimiento, y aunque simplifica el diseño del amplificador de envolvente, presenta altas pérdidas lo cual la descarta como candidata para la implementación del sistema.

Puede verse en la Figura 1 un esquema en el que se ve la diferencia entre la tensión fija de alimentación, V_1 , y la tensión variable V_2 . El área comprendida entre ambas formas de onda se traduce en pérdidas de potencia, lo que da una idea del bajo rendimiento que se alcanza con esta estrategia de alimentación.

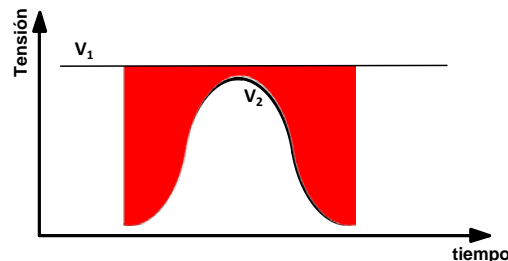


Figura 6 Esquema de tensión de alimentación (V_1) y de salida (V_2) de la solución con regulador lineal

Convertidor cc/cc conmutado

Se han encontrado diversas soluciones en el estado del arte de convertidores continua-continua con características interesantes para el amplificador de envolvente:

- **Reductor [6], [8], [9], [10]**

En las referencias adjuntas, esta topología ha sido utilizada para altas frecuencias, entre 1MHz y 100MHz, pero para bajas potencias (de 1mW a 16W) y bajas tensiones de salida (0.3V a 7V).

- **Elevador [11], [12]**

Se encuentran referencias publicadas hasta frecuencias de 10MHz pero con rendimientos bajos, en torno al 75%. En este caso queda descartado por un criterio cualitativo, ya que la tensión de salida es menor que la de alimentación, de 24V.

- **Reductor-Elevador [13], [14]**

Tiene la ventaja de que puede elevar y reducir tensiones, lo cual lo hace más versátil que las dos topologías anteriores. La literatura existente ofrece referencias con frecuencias de 500kHz y de 1.68MHz, con unos rendimientos para esta última frecuencia entre el 70% y el 90%. Las tensiones de salida son bajas, menores de 5 V y los anchos de banda, 20kHz y 300kHz respectivamente, son insuficientes para los objetivos del proyecto.

- **Reductor de tres niveles [15]**

Aunque en las referencias existentes la frecuencia de conmutación es baja, 200kHz, la idea de doblar la frecuencia mediante un diseño específico de la topología podría ser adaptable a las especificaciones del proyecto. También puede resultar interesante extender la idea para conseguir un mayor índice de multiplicación de la frecuencia.

- **Reductor multifase [16], [17]**

Esta topología permite, debido a la configuración de n fases en paralelo, reducir el filtro de salida debido a la cancelación parcial de rizado de corriente de salida. La reducción del filtro de salida permite tener una mejor respuesta dinámica del convertidor, aunque en las referencias existentes, el mayor ancho de banda en un prototipo es de 1MHz.

- **Convertidor cc/cc basado en un amplificador clase E [18], [19]**

Esta topología presenta una alta frecuencia de conmutación, de 100MHz y una eficiencia del 70%. Sin embargo, la potencia y la tensión de salida son bajas, de 11.5W y 12W respectivamente. El rizado de tensión a la salida, de 100mV, es elevado para las especificaciones buscadas.

Estas topologías, aunque permiten unas frecuencias muy elevadas, tienen el inconveniente de que no es posible regular el punto de trabajo manteniendo un valor elevado de eficiencia.

- **Reductor multifase con bobinas acopladas y rectificación síncrona [20]**

Esta solución presenta una gran ventaja respecto al reductor multifase. Al estar acopladas las bobinas de todas las fases, idealmente no existe almacenamiento energético en las bobinas. Esto es posible ya que si una fase está desconectada de la carga, su energía, en vez de almacenarse en su bobina, se transfiere a los otros devanados que si están conectados a la carga, con lo cual se eliminan los transitorios y obtenemos una respuesta dinámica muy buena. También se puede implementar la técnica de rectificación síncrona para disminuir las pérdidas del convertidor.

En este caso, aunque la idea teórica de partida es muy buena, se ha observado que en cuanto la inductancia de dispersión de cada devanado del componente magnético se sitúa en un valor real, existen regímenes transitorios que, al cambiar la señal de referencia que debe seguir el convertidor, impiden a la tensión de salida seguir a esta con la precisión requerida.

Topologías Multiplicadoras de Frecuencia

Las topologías multiplicadoras de frecuencia permiten frecuencia de trabajo del convertidor superior a la frecuencia de conmutación de los MOSFETs de potencia. Esta multiplicación en frecuencia se consigue mediante una disposición serie-paralelo de interruptores.

En función de la multiplicación que se quiera obtener se realizará una configuración con más MOSFETs serie, con más pérdidas en conducción pero de menor tensión, o en paralelo, con menores pérdidas en conducción pero de mayor tensión.

Siendo una idea interesante, existe un gran número de interruptores para realizar una multiplicación efectiva de frecuencia, lo cual añadiría complejidad al convertidor. Además la frecuencia de conmutación seguiría siendo alta, con los problemas asociados que conlleva en cuanto a pérdidas y a distorsión armónica.

Convertidor cc/cc en paralelo con un regulador lineal [7]

Esta es una solución híbrida entre un convertidor cc/cc conmutado y un regulador lineal. Esta implementación del convertidor multinivel proporciona una alta linealidad, baja interferencia con el espectro de la señal emitida, alto ancho de banda y buen rendimiento, pero es necesario dividir la señal en sus componentes de alta y baja frecuencia, para lo cual hay que añadir elementos adicionales de filtrado añadiéndose complejidad al sistema. En la referencia adjunta se muestran resultados publicados de baja potencia y a baja tensión de salida

Convertidor cc/cc en serie con un regulador lineal [1]

Esta solución proporciona mucho ancho de banda, baja frecuencia de conmutación y alta potencia de salida. En este caso también se trata de una solución híbrida entre un convertidor cc/cc y un regulador lineal.

El sistema consiste en un convertidor multinivel que alimenta un regulador lineal con una tensión variable en función de una señal de referencia. El convertidor multinivel realiza un primer ajuste de la tensión mientras la etapa del regulador lineal realiza un ajuste fino de la tensión de salida del multinivel de acuerdo con la señal de referencia. Un esquema simplificado de esta solución puede verse en la Figura 7.

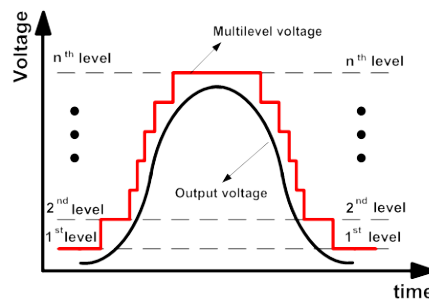


Figura 7 Esquema tensión-tiempo del convertidor multinivel

Dicha topología, publicada recientemente y relacionada con el mismo trabajo del que ha surgido este proyecto fin de máster, se explica con mayor detalle en el siguiente apartado.

Convertidor con capacidades conmutadas

Esta topología permite obtener, a partir de una única alimentación, varias tensiones de salida mediante la asociación de redes de interruptores y condensadores. Tiene algunas limitaciones en cuanto al valor de las tensiones que se pueden obtener y al aislamiento entre las mismas. Una ventaja de esta topología es que no necesita componentes magnéticos, lo cual influye en una gran respuesta dinámica y pequeño tamaño y peso. Estas características del convertidor favorecen la integración en chip del convertidor.

Especificaciones del proyecto

Este proyecto, aunque se enmarca dentro del área de la electrónica de potencia, está muy relacionado con la transmisión de señal y el diseño de circuitos para radiofrecuencia, más propio del campo de las telecomunicaciones que del de la electrónica de potencia. Por ello ha consistido un gran reto la adaptación necesaria a un campo como el de la radiofrecuencia debido principalmente a las limitaciones de trabajar a alta frecuencia, lo cual requiere consideraciones de diseño adicionales en cuanto a los componentes, diseño del "layout" o en las potencias máximas de trabajo de los convertidores.

La aplicación elegida para la implementación de la técnica de Kahn o EER es Digital Video Broadcasting (DVB), que requiere un alto ancho de banda, 7.5MHz, para poder reproducir sin distorsión armónica una señal de 2MHz.

Ello implica unas especificaciones muy exigentes para el amplificador de envolvente:

- Máxima componente en frecuencia de la señal a transmitir: 2MHz
- Tensión de salida: 0V-23V
- Tensión de alimentación: 24V
- Máxima potencia de salida: 50W (en caso de necesitarse una mayor potencia se contemplará la puesta en paralelo de varios convertidores). Se considera a la carga del amplificador de envolvente como resistiva pura, de valor 11.52Ω .

Analizando, por lo tanto, las especificaciones, vemos que son particularmente exigentes ya que se necesita un alto ancho de banda a la vez que una potencia propia de un convertidor cc/cc más que de un convertidor de radiofrecuencia. Esta exigencia de las especificaciones puede verse en el análisis del estado del arte, donde no se han encontrado soluciones que aunasen los requisitos necesarios para el funcionamiento del amplificador de envolvente.

Dentro de este capítulo, es importante realizar un análisis de la señal modulada que el sistema debe transmitir, esto es, la señal de referencia del amplificador de envolvente, ya que tiene gran influencia en el diseño de todas las etapas del convertidor.

Las señales periódicas, como una forma de onda sinusoidal, son fácilmente caracterizables debido a que conocemos los valores de amplitud con analizar un periodo. Con las señales moduladas, como CDMA, no periódicas y aleatorias en el tiempo, se utiliza la distribución de densidad de probabilidad de amplitud para su caracterización. Esta función nos proporciona, para todo el rango de tensiones de entrada, la densidad de probabilidad de cada amplitud. Como se detallará

posteriormente, es importante conocer la distribución de densidad de probabilidad de amplitud de la señal para poder realizar un diseño lo más optimizado posible del convertidor en cada una de sus etapas.

En este proyecto fin de máster se han considerado dos señales de referencia para los análisis y comparaciones realizadas:

- Una señal modulada CDMA, cuya función de densidad de probabilidad se ha parametrizado a partir de los datos encontrados en [7]. El rango máximo de tensiones es de 0V-24V
- Una forma de onda sinusoidal, de frecuencia máxima 2MHz y de diversas amplitudes, siendo el rango máximo de tensiones es el mismo que para el caso anterior.

Dado que no se disponía de una señal de referencia CDMA para la realización de las pruebas experimentales, se han utilizado formas de onda sinusoidales de diferentes amplitudes y frecuencias.

Solución en tres etapas para el amplificador de envolvente

En el apartado anterior se han analizado las características que debe tener el amplificador de envolvente, altamente exigentes debido a las especificaciones dadas. Se ha realizado un estudio del estado del arte teniendo en cuenta las especificaciones del proyecto. De todas las soluciones identificadas, se ha identificado a la solución híbrida consistente en un convertidor multinivel en serie con un regulador lineal como la de mejores características para la aplicación dada.

En este apartado se va a analizar en detalle una implementación existente de esta topología [1], presentándose finalmente las alternativas a dicha implementación del amplificador de envolvente.

El presente proyecto fin de máster se centrará en el estudio de una alternativa topológica, en su optimización y en la comparación con la topología implementada en [1] y en la realización de un prototipo para, mediante pruebas experimentales confirmar los ventajas obtenidas de los estudios teóricos.

I. Descripción del sistema

Debido a las especificaciones altamente exigentes se necesita un sistema de gran ancho de banda, con un rizado de tensión a la salida muy bajo, con una interferencia mínima en el espectro de la señal transmitida y un rendimiento lo más alto posible. La solución para el amplificador de envolvente debe proporcionar, por lo tanto, una buena calidad de la señal a transmitir con un rendimiento lo más alto posible, siendo esta última característica el principal inconveniente de los transmisores utilizados actualmente.

La idea de esta solución es modular la tensión de alimentación del amplificador de manera que esa diferencia de tensión entre la máxima tensión de la señal de salida y las diferentes tensiones a las que se modulará la señal de entrada se traduzca en un ahorro energético y por lo tanto, una mejora en el rendimiento del transmisor. En la Figura 8 pueden verse formas de onda ilustrativas del funcionamiento del sistema.

La referencia llega al circuito de control, donde se decide el valor de tensión de la alimentación en ese intervalo de tiempo. Finalmente, la etapa del regulador lineal realiza un ajuste fino de la tensión para adecuarla al valor necesario, siendo una etapa que disipará poca potencia.

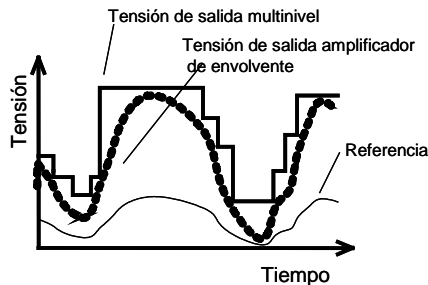


Figura 8 Formas de onda de la solución multinivel para el amplificador de envolvente

1.1 Etapas del amplificador de envolvente

La solución elegida para el amplificador de envolvente, cuyo esquema general simplificado puede verse en la Figura 9, consta de un convertidor multinivel formado por celdas en serie. Existen diversos tipos de celda pero el concepto de funcionamiento es el mismo: si están conectadas aportan una tensión dada a la salida y si están desconectadas no aportan tensión. La suma de esas tensiones, la tensión de salida del convertidor multinivel, será la tensión de alimentación modulada que se aplicará al regulador lineal, conectado en serie con esta etapa.

En dicha figura puede verse que el esquema consta de tres etapas cuando, hasta ahora, se ha referido a una solución consistente en un convertidor multinivel con un regulador lineal conectado en serie, es decir, dos etapas. La tercera etapa se añade debido a la necesidad de proporcionar las tensiones de alimentación de las celdas a partir de una única entrada de alimentación.

Por lo tanto, la solución completa para el amplificador de envolvente consta de tres etapas:

- **Convertidor cc/cc multisalida:** Esta primera etapa tiene como objetivo generar las tensiones necesarias en la segunda etapa, es decir, las tensiones de cada celda a partir de una única tensión de alimentación. Esta etapa debe asegurar una tensión bien regulada y con el mínimo rizado de tensión a la salida, el objetivo principal en el diseño de esta etapa es obtener un rendimiento lo más alto posible, ya que procesa toda la energía del convertidor y el objetivo final de implementar el amplificador de envolvente es la mejora del rendimiento del sistema. Esta etapa no necesita funcionar a alta frecuencia como las otras del sistema lo cual puede ser utilizado en la optimización de su etapa de potencia para obtener menores pérdidas.
- **Convertidor multinivel:** Esta compuesto por una configuración en serie de celdas, gobernadas por un bloque de control, cuya suma de tensiones nos proporciona la alimentación modulada del regulador lineal. Esta etapa, a

diferencia de la anterior, trabaja a alta frecuencia, por lo que sus componentes deben seleccionarse para conmutar a una frecuencia superior a 1 MHz (2MHz para las especificaciones de este proyecto, que se detallan en el capítulo anterior de este documento).

- **Regulador lineal:** La tercera etapa del sistema realiza un ajuste fino de la tensión de salida del convertidor multinivel para obtener la tensión deseada a la salida del amplificador de envolvente. El MOSFET BLF177 de la Figura 10, que trabajará en zona lineal, ajustará la caída de tensión según la señal de control que llegue al operacional LM6172. Si el diseño del convertidor multinivel es adecuado, la disipación de esta etapa será muy baja.



Figura 9 Diagrama de bloques simplificado del convertidor multinivel

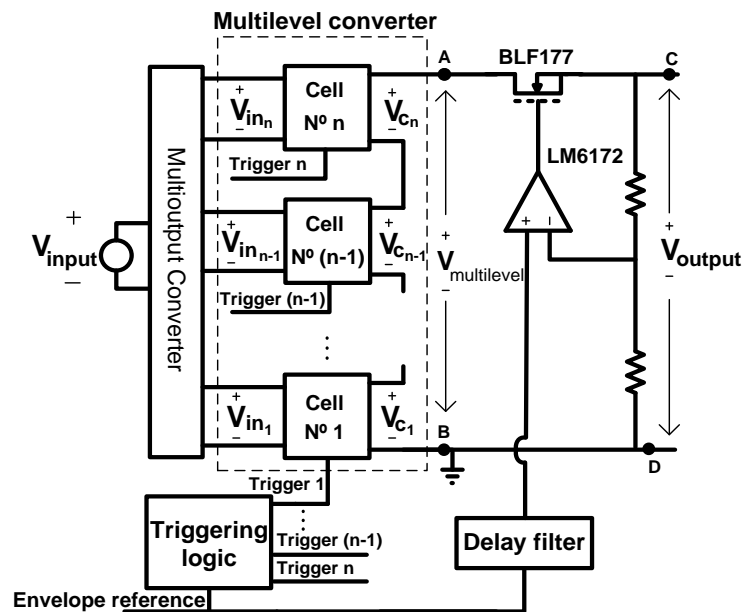


Figura 10 Diagrama de bloques del convertidor multinivel

En la Figura 10 se muestra un diagrama de bloques en mayor detalle del convertidor amplificador de envolvente. En él pueden verse las tres etapas principales, un convertidor cc/cc multisalida como primera etapa, que proporciona las tensiones de alimentación de las celdas. La salida del convertidor multinivel, $V_{\text{multilevel}}$ en la

Figura 10, segunda etapa del sistema, se aplica finalmente a la etapa del regulador lineal.

En esta figura se representan, además de las etapas principales, algunos bloques auxiliares, necesarios para el correcto funcionamiento del sistema:

- **Lógica de disparos:** Su función es la de proporcionar las señales de gobierno de los interruptores de potencia de las celdas en función de la señal de referencia. Puede implementarse de manera analógica o digital. En [1] se ha implementado el diseño de manera analógica, mediante un bloque de comparadores que generarán las señales de gobierno de los MOSFETs de las celdas en función de la amplitud instantánea de la señal de referencia.
- **Filtro de retardo:** La señal de referencia del amplificador de envolvente se lleva en paralelo al convertidor multinivel y al regulador lineal, pero existe una diferencia en el camino que recorre la señal en cada caso.

Mientras que en el caso del regulador lineal la señal de referencia llega directamente, en el convertidor multinivel se procesa por diversos elementos del convertidor hasta que se obtiene la configuración de niveles de tensión deseada. Dichos elementos, no ideales, producen un retardo en la forma de onda del convertidor multinivel respecto a la del regulador lineal, cuya magnitud dependerá de las condiciones de funcionamiento. Como resultado de este retardo se produce un desfase entre la salida de las dos etapas involucradas que afecta al funcionamiento del circuito. Este problema puede verse en una captura de osciloscopio en la Figura 11. Para corregir dicho desfase se ha incluido un filtro de retardo en el camino de la referencia que va al regulador lineal y que permite ecualizar ambas formas de onda. Este filtro se ha implementado mediante un "all-pass" filter o filtro pasa-todo, cuyo circuito esquemático puede verse en la Figura 12. Las características fundamentales de este filtro son una ganancia unidad para todo el margen de frecuencias y un desfase en función de los valores de diseño R_x , C y R .

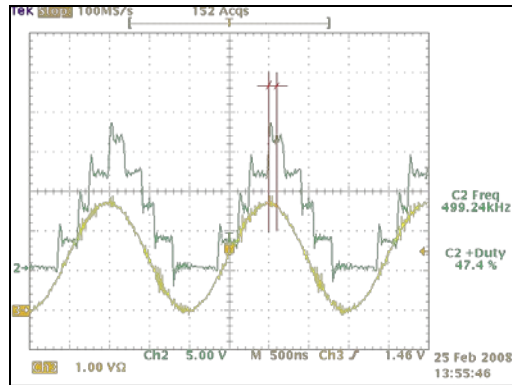


Figura 11 Problema de desfase entre la tensión de salida del convertidor multinivel y la del amplificador de envolvente

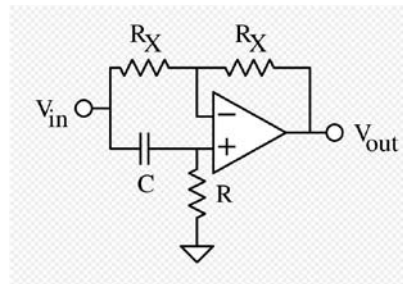


Figura 12 Diagrama esquemático del filtro "pasa-todo"

II. Etapa de control del convertidor amplificador de envolvente en tres etapas

El modo de control en el convertidor amplificador de envolvente de [1], con topología de celda de dos estados, ha sido diseñado analógicamente, aunque puede implementarse tanto de manera analógica como digital. En la Figura 13 puede verse un diagrama de bloques del esquema de control planteado.

La señal de referencia que llega al sistema se hace llegar en paralelo al convertidor multinivel y al regulador lineal, por lo que hace falta duplicar dicha señal en una primera etapa. La señal de control del convertidor multinivel se conecta a un bloque de comparadores definiéndose sus zonas de funcionamiento. Las señales de gobierno de los interruptores, debido a que están referidas a la misma masa, la de la señal de referencia, deben incluir una etapa de aislamiento, ya que las celdas (todas menos una), al estar conectadas en una configuración serie, tienen una referencia de tensión flotante. Esta etapa está realizada mediante optoacopladores que proporcionan el aislamiento eléctrico necesario.

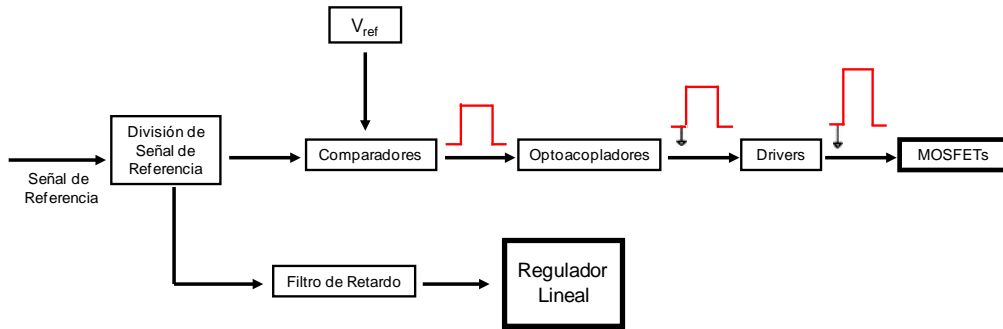


Figura 13 Diagrama de bloques del esquema de control

La siguiente etapa esta compuesta por dispositivos “drivers”, que proporcionan la potencia necesaria a la señal de control para conmutar los interruptores de potencia de las celdas. Estos dispositivos estarán alimentados por la tensión de entrada de su celda correspondiente.

La señal de control, que se lleva directamente a la etapa del regulador lineal, se hace pasar por un filtro de retardo, analizado en el apartado I.1, mediante el cual se ecualizan ambas señales de control.

El método de control, pre-alimentado, no necesita realimentación, por lo que el ancho de banda teórico del convertidor puede ser muy elevado, aunque en la práctica estará limitado por los componentes parásitos existentes en los dispositivos utilizados en la segunda y tercera etapa, las más críticas del sistema debido a la elevada frecuencia de trabajo.

III. Consideraciones de diseño de la solución en tres etapas para el amplificador de envolvente

En este capítulo se van a introducir de manera cualitativa los aspectos que influyen en la optimización de esta solución para el amplificador de envolvente para la arquitectura con celdas en serie, sin hacer distinción en cuanto a la topología de celda utilizada. En el siguiente apartado, se realizará la optimización de cada etapa y la comparación entre ambas topologías de celda para el convertidor multinivel.

El proceso de diseño de la implementación presentada del convertidor amplificador de envolvente es complejo ya que deben tenerse en cuenta las tres etapas del mismo y factores como la frecuencia máxima de conmutación de los interruptores de las celdas, el tipo de señal a transmitir o la carga del sistema.

Si aumentamos el número de niveles de tensión disminuyen las pérdidas en la etapa del regulador lineal, ya que tensión de salida del convertidor multinivel puede ajustarse con mayor precisión a la tensión de salida. Pero para lograr ese incremento

en el número de niveles de tensión se necesita un mayor número de componentes. Esto conlleva una serie de desventajas que influyen en la complejidad del circuito en primer lugar y finalmente, en un peor rendimiento o en una señal transmitida con peor calidad.

El número de niveles del convertidor multinivel dependerá, por un lado, de las características de la señal a transmitir de manera que las pérdidas de potencia en el procesamiento de la energía sean menores que la que se consigue ahorrar mediante dicha técnica, manteniendo siempre la calidad necesaria de la señal.

Por otro lado, no sólo el número de niveles debe tenerse en cuenta a la hora de optimizar el sistema. Factores como el valor de tensión de dichos niveles o cómo generar dichas tensiones tienen gran influencia en el rendimiento final del mismo ya que cada etapa procesa toda la energía, al tratarse de una configuración serie. En el siguiente capítulo se analizarán todos los factores involucrados en el rendimiento de cada etapa del convertidor así como en la optimización de cada etapa del mismo.

IV. Alternativas topológicas para la implementación del convertidor multinivel en tres etapas

Se han identificado dos principales arquitecturas como alternativas para la solución presentada, enumeradas en la introducción de este documento.

Dichas arquitecturas influyen en el diseño de la primera y de la segunda etapa del sistema, siendo el diseño de la tercera etapa el mismo en ambos casos.

La primera arquitectura consiste en una segunda etapa con celdas de tensión independientes conectadas en serie entre sí. Cada celda lleva asociada una entrada de tensión que se generará en la primera etapa mediante uno o varios convertidores cc/cc. La suma de las tensiones de las celdas será la tensión de alimentación del regulador lineal.

Estas celdas pueden implementarse de dos maneras, en función de los estados de la misma:

- **celdas de dos estados:** a la salida puede obtenerse un nivel de tensión positivo (V_{in}) o cero voltios, Figura 14 (a).
- **celda de tres estados:** la salida de la celda en este caso puede adoptar tres valores de tensión: positivo (V_{in}), negativo ($-V_{in}$) o cero voltios, Figura 14 (b).

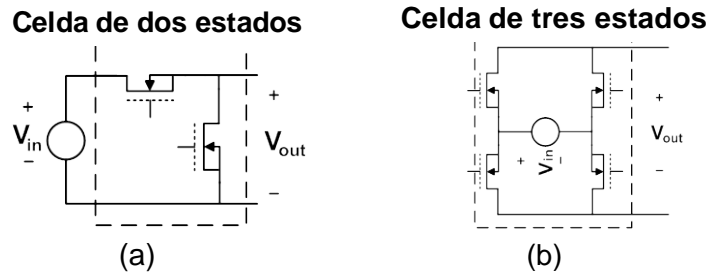


Figura 14 Alternativas topológicas de celda para la arquitectura del convertidor multinivel con celdas en serie

Matemáticamente la salida del convertidor multinivel puede expresarse de manera general como:

$$V_o = \sum_{i=1}^N a_i \cdot V_i \quad (1)$$

En la fórmula (1), N es el número total de celdas, a_i toma el valor 0 cuando la celda está apagada y 1 cuando está encendida y V_i es la tensión de entrada de dicha celda. Para la celda de tres estados, además de 0 y 1, a_i puede tomar el valor -1 y, por lo tanto, aplicar la tensión de dicha celda con signo negativo respecto a la carga.

Esta alternativa topológica influye también en el funcionamiento de las otras dos etapas del sistema, luego puede considerarse una modificación de importancia de la solución para el amplificación de envolvente presentada en [1].

El presente proyecto fin de máster se centra en el estudio teórico de esta nueva topología para la aplicación considerada, DVB. Se abordará en los próximos capítulos la optimización de cada una de las etapas del convertidor así como la comparación con la solución basada en la topología de celda de dos estados.

Adicionalmente a la solución para implementar el convertidor multinivel con celdas de tensión en serie, ya sean celdas de dos o tres estados, se ha identificado otra implementación del convertidor multinivel. Esta solución, Figura 15, consiste en utilizar fuentes independientes de tensión conectadas en paralelo. En este caso cada fuente estará conectada a la carga mediante un interruptor MOSFET de los cuales solo estará activo el correspondiente a la tensión que se quiere aplicar en ese instante a la siguiente etapa del convertidor. En esta solución es necesario proteger las fuentes de tensión, salvo la de mayor valor, mediante un diodo en serie para evitar un posible cortocircuito, ya que dichas fuentes podrían absorber energía en caso de conducir varios interruptores simultáneamente.

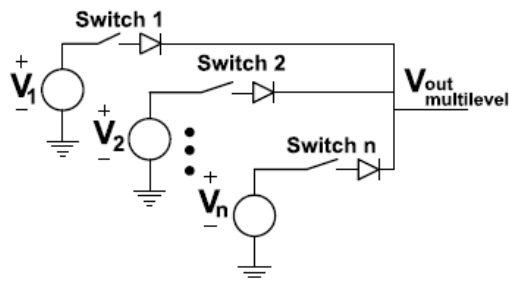


Figura 15 Solución para el convertidor multinivel con fuentes independientes conectadas en paralelo

IV.1 Variación topológica de la celda de dos estados

En este apartado se presenta una variación topológica del convertidor multinivel con topología de celda de dos estados para la arquitectura de celdas en serie.

Esta variación, de pequeña magnitud, consiste en acoplar las celdas de la manera mostrada en la Figura 16 (b).

Puede verse que se ha añadido una entrada de tensión directamente (V_1) en serie las celdas en ambas topologías. El motivo de este diseño se analizará posteriormente en este documento, abordándose en este apartado solamente la comparación teórica entre ambas variantes topológicas.

Ambas alternativas de diseño para el convertidor multinivel tienen el mismo número de interruptores para el mismo número de niveles.

La ventaja que proporciona esta variación topológica respecto a la celda de dos estados es una disminución de las pérdidas en conducción. Puede verse que para la tensión de salida $V_1+V_2+V_3$ solamente conduce i_4 mientras que con celdas de dos estados conducirían dos interruptores, I_1 e I_3 . Para V_1 y V_1+V_2 , ambas topologías tienen el mismo funcionamiento en conducción.

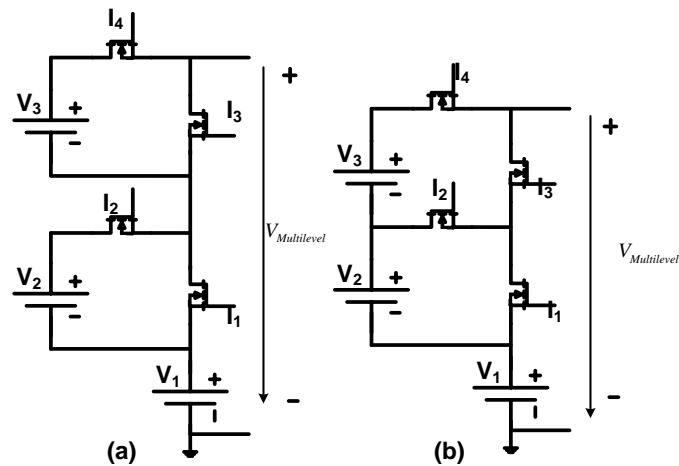


Figura 16 Convertidor multinivel de tres niveles de tensión con topología de celda de tres estados (a) y con variación topológica de la celda de dos estados (b)

Por otro lado, al usar esta variación topológica de la celda de dos estados, se incrementan las pérdidas de conmutación y de convivencia, dado que en ciertas configuraciones, la tensión aplicada a determinados interruptores será mayor que la de su propia entrada de tensión. Por ejemplo, en el diseño de tres niveles de tensión, la tensión de I_4 para una salida igual a V_1 sería de V_2+V_3 . El efecto es mayor en las pérdidas de conmutación, ya que dependen del cuadrado de dicho valor de tensión.

Para un diseño con n niveles, $n-1$ celdas, la celda superior ($n-1$), para una tensión de salida igual a V_1 , tendría aplicada la suma de todas las tensiones de las entradas de las celdas. Sin embargo, para una salida igual a la suma de todas las tensiones $V_1+\dots+V_n$, sólo conduciría un interruptor (el interruptor flotante de la celda $n-1$).

Generalizando para n niveles de tensión, con $n-1$ celdas tenemos las siguientes situaciones de funcionamiento:

Para i celdas activas, conducen $n-1-i$ interruptores (por $n-1$ en el caso de la configuración del multinivel con celdas de dos estados en serie).

Por otro lado, para i celdas activas, tendremos $n-2-i$ celdas con mayor tensión drenador-fuente que la de su celda. Todas las celdas que tengan mayor tensión que la de su entrada correspondiente ($n-2-i$ celdas) tendrán una tensión igual a la suya más la de la tensión de la celda inferior.

Analizando el balance teórico de pérdidas, puede verse que, de forma general, aumentan en conmutación y convivencia y disminuyen en conducción, luego dependerá tendrá mejor rendimiento un tipo de celda u otra en función de los siguientes parámetros de diseño:

- número de celdas

- valores de las entradas de tensión
- corriente de salida
- frecuencia de conmutación
- características de los componentes utilizados

El análisis en profundidad de esta variante topológica del convertidor multinivel con celdas de tensión en serie y topología de celda de dos estados no se ha abordado en este trabajo. El motivo es que se considera este análisis una línea paralela respecto al objetivo de comparación entre las topología presentada de celda de tres estados respecto a la de dos estados.

Análisis de la topología de celda de tres estados para el convertidor multinivel y comparación con la topología de dos estados

Una vez analizado el funcionamiento del sistema y sus posibles alternativas en cuanto al diseño del convertidor multinivel, se ha realizado un análisis preliminar teórico de las topologías de celda de dos y tres estados, en el cual se han encontrado ventajas de esta última respecto a la de dos estados. Una vez identificada como una alternativa interesante para la implementación del amplificador de envolvente, se ha planteado un estudio en profundidad de esta topología y de las modificaciones que introduce en el sistema el cambio de topología de celda.

Posteriormente se ha realizado una optimización de las tres etapas del convertidor para la topología de celda de tres estados, poniendo de manifiesto algunas de las ventajas de esta topología frente a la celda de dos estados, utilizada en el diseño del amplificador de envolvente en [1]. Adicionalmente, se proponen optimizaciones para la solución del amplificador de envolvente en tres etapas aplicables a ambas topologías de celda.

Finalmente, y para las especificaciones dadas, se exponen las conclusiones obtenidas sobre el diseño del sistema para su optimización considerando la influencia de cada etapa en el mismo

En el siguiente capítulo se muestran los resultados obtenidos en la comparación experimental entre el prototipo con celdas de dos niveles y el prototipo con celdas de tres niveles construido.

V. Convertidor multinivel con topología de celda de tres estados

Esta topología de celda tiene tres modos de funcionamiento en función de la configuración de los interruptores. En el primero de sus modos de funcionamiento, se aplica a la salida la tensión de su entrada correspondiente. En el segundo modo se desconecta dicha fuente de tensión de la salida, aplicando por lo tanto 0V. El tercer estado permite conectar la entrada tensión de manera inversa a la carga, con lo cual la tensión de salida de esa celda sería negativa respecto de la tensión de salida del convertidor. Puede verse que en este último caso, la entrada correspondiente a la celda de tres estados puede absorber o ceder potencia a la carga, lo cual implicará la necesidad de diseñarla para que sea bidireccional.

Para una mayor comprensión del funcionamiento, se muestra en la figura Figura 17 (a) un esquema de configuración del convertidor multinivel con topología de celdas de tres estados, para una configuración de tres niveles de tensión. En la Figura 17 (b) se muestran las formas de onda de la salida del convertidor multinivel (V_m) y de la salida del amplificador de envolvente (V_o).

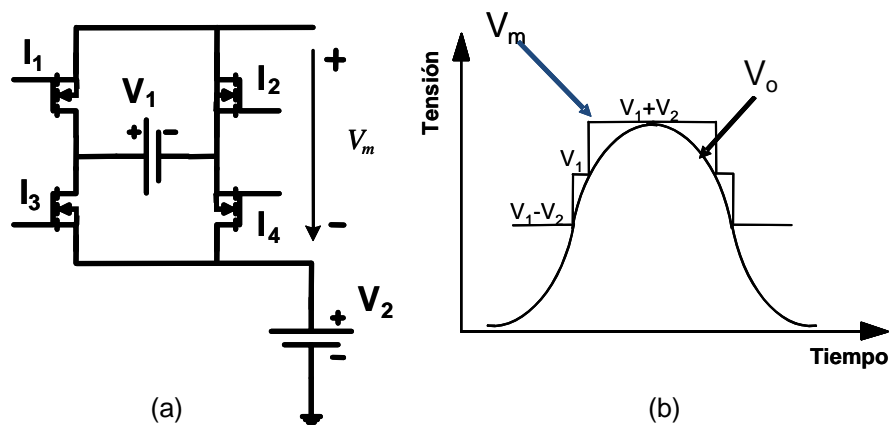


Figura 17 Esquema del funcionamiento de la celda de tres niveles (a) y formas de onda de tensión de salida del multinivel y de salida del regulador lineal (b)

En un diseño para un amplificador de envolvente con tres niveles se necesitan una celda de tres estados y dos entradas de tensión, V_1 y V_2 , la última de estas directamente conectada a la salida del convertidor multinivel.

Los modos de funcionamiento de la celda en función del estado de los cuatro interruptores de la celda son:

- I_1 e I_4 cerrados e I_2 e I_3 abiertos: En este caso la salida de tensión que tenemos de $V_1 + V_2$, y la fuente V_1 cede una potencia promedio positiva en este intervalo.
- I_2 e I_3 cerrados e I_1 e I_4 abiertos: En este caso, se conecta V_1 de manera inversa a la referencia de tensión de salida. La tensión de salida del convertidor multinivel es $V_1 - V_2$. En este periodo de tiempo, la entrada V_1 tiene un balance negativo de potencia en este intervalo.
- I_2 e I_4 cerrados e I_1 e I_3 abiertos: La tensión de salida de la celda es 0V, realmente habrá una pequeña caída de tensión debido a la resistencia parásita de los interruptores principalmente. En este periodo la entrada V_1 permanece desconectada de la carga
- I_1 e I_3 cerrados e I_2 e I_4 abiertos: En este caso la tensión de salida es 0V como en el caso anterior, aunque con otra configuración de interruptores.

Las señales de control de las parejas de interruptores I_1 - I_2 e I_3 - I_4 de la celda de tres estados son complementarias.

Del análisis de las formas de onda se obtienen dos conclusiones principales:

Por un lado, hay dos modos de funcionamiento que generan a la salida una tensión de 0V, por lo que en principio podría haber un grado de libertad a la hora de diseñar el algoritmo de control. Se han analizado las posibles alternativas para diseñar el modo de control más favorable. En el apartado de diseño del sistema de control se abordará este problema.

Otra circunstancia que debe ser tenida en cuenta en el diseño de la primera etapa son los intervalos de funcionamiento de cada celda. Estos dependen del tipo de señal, y más concretamente de su función de densidad de probabilidad. Considerando valores de potencia en promedio, si una celda está más tiempo funcionando conectada inversamente a la carga que directamente, la potencia media será negativa, es decir absorberá potencia en vez de cederla, lo cual deberá ser tenido en cuenta para adecuar el diseño de la entrada correspondiente. Por este motivo es de gran importancia caracterizar con detalle la señal de modulación a transmitir, ya que en función de los intervalos de funcionamiento la entrada correspondiente a una celda de tres estados deberá ser bidireccional.

VI. Comparación entre las topologías de dos y tres estados para la implementación del convertidor multinivel

En primer lugar, hay una serie de características en común para ambas topologías de celda:

- Igual número de MOSFETs para obtener un determinado número de niveles de tensión.
- La etapa del regulador lineal (tercera etapa del amplificador de envolvente) es igual en ambos diseños.
- La calidad de la señal transmitida es igual para ambas alternativas topológicas.

Inicialmente se ha realizado un análisis comparativo teórico entre ambas topologías de celdas del cual se han identificado las principales ventajas de la celda de tres estados sobre la de dos estados, que son las siguientes:

- Menor número de celdas.
- Menor número de entradas, como resultado de un menor número de celdas, para obtener la misma configuración de niveles.

- Un convertidor multinivel con menor número de entradas y celdas (menos componentes y volumen) permitirá un diseño eléctrico y físico más sencillo.

Utilizando una celda de tres niveles de tensión, podemos obtener a su salida tres valores de tensión, $0V$ y $\pm V_{in}$, mientras que la celda de dos estados solamente dos, $0V$ y V_{in} , luego para el mismo número de niveles de tensión del convertidor multinivel se necesitarán menos celdas, con lo cual la segunda etapa del sistema puede simplificarse.

Asimismo, como a cada celda le corresponde una entrada de tensión, serán necesarias menos entradas de tensión, con lo que también se puede optimizar la primera etapa mediante un diseño con topología de celda de tres estados. La optimización de la primera etapa tiene gran influencia en el rendimiento del sistema completo, ya que procesa toda la potencia del sistema.

Las dos primeras ventajas enumeradas de la topología de tres niveles para el convertidor multinivel implican un menor número de celdas y de entradas para implementar un convertidor multinivel con el mismo número de niveles de tensión.

A partir de estos datos pueden obtenerse las expresiones para calcular el número de entradas necesarias y ahorradas al diseñar con cada tipo de celda para distintos números de niveles del convertidor multinivel.

Generalizando este concepto para n niveles ($n > 2$), si el número de niveles es impar, se ahorran $(n-1)/2$ entradas respecto al diseño con celdas de dos niveles.

Para una configuración con un número impar, una celda de dos estados se añadiría al diseño, ahorrándose en este caso $(n-2)/2$ entradas.

El ahorro de celdas y entradas es mayor, como puede verse en la Tabla 1, al aumentar el número de niveles. Pero, por otro lado, al aumentar el número de niveles aumentan las pérdidas en la primera y segunda etapa ya que para un mayor número de niveles se necesitarán más celdas y más entradas.

Las principales desventajas del diseño con una topología de celda de tres estados respecto a la de dos son las siguientes:

- Las entradas de las celdas de tres estados deben ser bidireccionales. Esto implica un diseño más complejo de la etapa de control y el uso de la técnica de rectificación síncrona. Por otro lado, como resultado del uso de rectificación síncrona, se podría mejorar el rendimiento de las entradas bidireccionales.
- Hay un mayor número de MOSFETs en cada celda, cuatro, por los dos existentes en una celda de dos estados.

Tabla 1 Comparación de entradas y celdas necesarias para varios niveles de tensión del convertidor multinivel con topología de celda de dos y tres estados

Nº de Niveles de tensión de multinivel	Entradas de tensión		Celdas		Entradas/celdas ahorradas con configuración de tres estados
	Topología de celda de dos estados	Topología de celda de tres estados	Topología de celda de dos estados	Topología de celda de tres estados	
1	1	1	0	0	0
2	2	*	1	*	*
3	3	2	2	1	1
4	4	3	3	2	1
5	5	3	4	2	2
6	6	4	5	3	2
7	7	4	6	3	3
8	8	5	7	4	3
9	9	5	8	4	4

VII. Optimización de las tres etapas del amplificador de envolvente

En este apartado se presentan los análisis realizados en este proyecto fin de máster para la optimización del convertidor amplificador de envolvente. Este estudio se ha realizado para cada una de las etapas del sistema. Posteriormente se abordará el estudio del sistema desde un punto de vista global, dado que es necesario analizar la influencia de las tres etapas en su conjunto para poder obtener un diseño lo más optimizado posible.

Para realizar el estudio se han considerado las especificaciones del proyecto, detalladas en el tercer capítulo (estudio del estado del arte).

Como señal de control a transmitir se ha considerado una señal CDMA, dado que se disponía de su distribución de probabilidad de densidad, aunque no se disponía de ella para realizar las pruebas al prototipo realizado.

Por lo tanto, al no tener disponer tampoco de una señal con características similares a las que se presentarán en la aplicación del convertidor, DVB para la realización de las pruebas experimentales, se ha escogido también una forma de onda sinusoidal como señal de referencia.

La frecuencia de la señal en ambos casos será de 2MHz, la máxima frecuencia que puede reproducir el sistema según las especificaciones, consistiendo por lo tanto una prueba exigente para los prototipos analizados.

Se ha tomado como referencia una configuración de tres niveles de tensión para la comparación entre ambos prototipos, así como posteriormente para la realización de las pruebas experimentales.

Los motivos de utilizar un diseño con tres niveles son, en primer lugar y como se justificará posteriormente en este capítulo, que para las especificaciones dadas, la mejora en rendimiento en el tercer nivel al aumentar de tres a cuatro o cinco niveles de tensión no es mayor que las pérdidas adicionales al añadir una celda y su respectiva entrada de tensión. Incluso con un modelo sencillo de pérdidas, las pérdidas generadas son mayores que las mejoras introducidas por la tercera etapa del sistema.

Por otro lado, el convertidor amplificador de envolvente implementado con celdas de dos estados presentado en [1] está diseñado también para tres niveles de tensión, luego la elección de tres niveles de tensión posibilita una comparación teórica y práctica con las mismas especificaciones para un diseño equivalente.

Una vez dispuestas las especificaciones comunes, se realizará la optimización de cada etapa:

- La tercera etapa nos permite calcular el rendimiento teórico de una configuración de niveles dada, mediante la adaptación de un algoritmo iterativo de optimización utilizado en [1], que se analizará en detalle en el siguiente apartado.
- La optimización de la segunda etapa comprende fundamentalmente el diseño del convertidor multinivel una vez determinado el número de niveles y el valor de los mismos.
- La optimización de la primera etapa, una vez determinados los valores de las entradas y la topología de celda, tiene como objetivo principal obtener el máximo rendimiento, manteniendo la calidad de la tensión de salida, que deberá ser prácticamente continua. Dos aspectos importantes son también el número de componentes y el volumen de esta etapa.

VII.1 Optimización de la tercera etapa del convertidor multinivel

Se presenta en primer lugar la optimización de esta etapa ya que es la primera que se analiza dentro del proceso de optimización del convertidor.

Una vez conocidas las especificaciones y la señal de entrada, el siguiente paso es evaluar cual es el número de niveles óptimo. No se ha calculado la curva de rendimiento del sistema respecto al número de niveles dado que se tiene un elevado número de etapas, componentes y diseños difíciles de cuantificar con precisión para obtener la configuración óptima de cada nivel. Por lo tanto habrá que estimar si las

pérdidas que supone introducir una celda y una entrada adicional superan la mejora en el rendimiento de la tercera etapa debido a ese incremento en el número de niveles. A estas consideraciones hay que añadir el incremento de complejidad, tamaño, componentes y parásitos asociados a un aumento del número de niveles.

En [1], se realizan consideraciones acerca de diferentes maneras de seleccionar los valores de los niveles de tensión: optimizados o equidistantes, demostrándose que la mejor configuración en cuanto a rendimiento es la de niveles optimizados, que es la que se utilizará en este artículo.

Para calcular las pérdidas teóricas en la tercera etapa para las posibles configuraciones de niveles y tensiones se utilizará un algoritmo de optimización de los valores de los niveles. Con esta información y valorando el resto de factores que influyen en el rendimiento, se decide el número de niveles y los valores de estos.

El algoritmo se aplicará tanto para una señal sinusoidal como para una señal CDMA, y funciona de la siguiente manera:

Se divide el periodo o el rango de valores de amplitud, en caso de ser una señal no periódica, en tantas partes como precisión se desee en el algoritmo.

En la Figura 18 se muestra la aproximación realizada distribución de densidad de probabilidad de amplitud normalizada de una señal CDMA.

Para cada intervalo, se considerará el primer valor dentro del mismo de la señal o de la amplitud, y se implementará la siguiente fórmula para el caso de forma de onda sinusoidal:

$$\eta_{sen} = \frac{\sum_{i=1}^N \frac{(12 + 12 \cdot \text{sen}(a_i))^2}{R} \cdot \Delta a}{\sum_{i=1}^N \frac{(12 + 12 \cdot \text{sen}(a_i))}{R} \cdot V_i \cdot \Delta a} \quad (2)$$

donde a_i es la amplitud de ese intervalo, V_i es la tensión del nivel correspondiente a a_i , Δa es el la longitud del intervalo de iteración y R es el valor de la resistencia de carga.

Para aplicar esta fórmula para una señal CDMA hay que incluir la densidad de probabilidad de cada amplitud, Figura 18, obteniéndose la siguiente expresión para el rendimiento:

$$\eta_{CDMA} = \frac{\sum_{i=1}^N \frac{\rho(a_i) \cdot a_i^2 \cdot V_{\max}^2}{R} \cdot \Delta a}{\sum_{i=1}^N \frac{1}{R} \cdot \rho(a_i) \cdot a_i \cdot V_{\max} \cdot V_i \cdot \Delta a} \quad (3)$$

En (3), $\rho(a_i)$ es la densidad de probabilidad de a_i , V_i es el valor del nivel correspondiente a la amplitud a_i , R es el valor de la resistencia de carga, a_i es el valor de la amplitud normalizada, Δa es la longitud del intervalo de cálculo y V_{\max} es la tensión máxima de salida, 24V para las especificaciones dadas.

Tomando como base las fórmulas (2) y (3) según el tipo de señal, se ha implementado el algoritmo iterativo para obtener el rendimiento de la tercera etapa para todos los posibles valores de las entradas de tensión. Finalmente, usando la función que nos da el máximo rendimiento para todos los posibles valores de tensiones calculadas, obtenemos los valores de las tensiones que nos proporcionarán un mayor rendimiento en la tercera etapa para esa señal de control en particular.

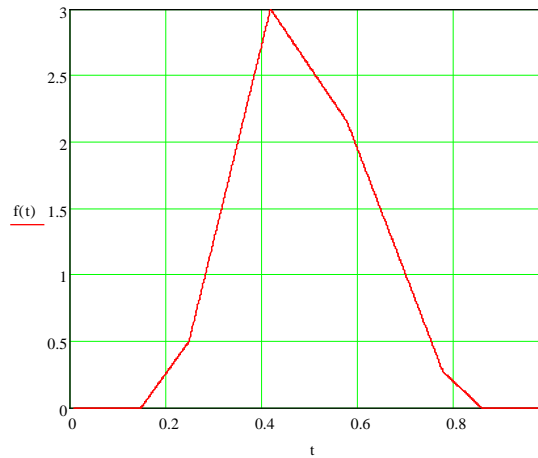


Figura 18 Aproximación de la función de densidad de probabilidad de amplitud para el rango de tensiones normalizado de la señal

Dado que el algoritmo puede en ocasiones converger a valores diferentes, dependiendo del valor de partida de tensión de celda o de las especificaciones introducidas, puede hacerse una representación gráfica de los resultados, de rendimiento respecto a los posibles valores de tensión de los niveles, Figura 19.

El algoritmo para el cálculo de los niveles se ha adaptado para su uso en este trabajo, ya que difiere del usado en la topología de celda de dos estados respecto a la de tres estados debido a las diferencias introducidas por el cambio de topología de celda.

En un diseño con celdas de dos estados, para un diseño con tres niveles de tensión, tendremos dos incógnitas (X_1 , X_2 y V_{\max}), siendo X_1 y X_2 las tensiones de las dos celdas y V_{\max} la máxima tensión de salida del sistema. Sin embargo, para una topología de celda de tres estados, solamente existirá una incógnita, siendo los tres niveles ($V_{\max}-2X$, $V_{\max}-X$, V_{\max}), siendo X el valor de tensión de la celda de tres estados. Por lo tanto, para la configuración de celda de tres niveles el algoritmo es más sencillo, ahorrándose tiempo de cálculo. Además la representación gráfica de los resultados, con una sola incógnita se interpreta con mayor facilidad que una representación en tres dimensiones, necesaria para la configuración de celda de dos niveles, con dos variables.

En la Figura 19 puede verse la representación gráfica del rendimiento de la tercera etapa para un diseño con tres niveles, en función del valor de los mismos. En el eje de abscisas se representa el valor del nivel central de tensión ($V_{\max}-X$), utilizándose la notación detallada en el párrafo anterior. Puede verse como el máximo se encuentra en 18V.

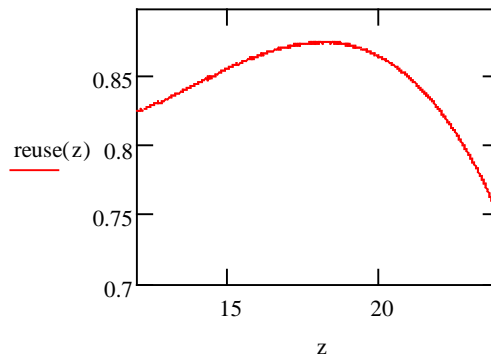


Figura 19 Representación gráfica de la curva de rendimiento respecto a tensión de los niveles

Una vez expuesto el algoritmo de cálculo iterativo para obtener los valores de tensión de los niveles y realizadas las modificaciones para aplicarlo a la topología de celda de tres estados se ha realizado el cálculo para 3 y 5 niveles, para una señal CDMA y para una señal sinusoidal. Los resultados se presentan en la Tabla 2.

Puede observarse que los valores optimizados obtenidos con el algoritmo implementado para un diseño de tres niveles coinciden para ambos tipos de topología y para ambos tipos de señal. Realmente existen pequeñas diferencias, del orden de una o dos décimas de voltio, pero se han aproximado a los valores dados para mayor comodidad, dado que en la implementación práctica. Para el diseño de cinco niveles, podemos observar que hay una mayor variabilidad de resultados, existiendo para cada señal una optimización de niveles diferente en función de las características de la señal de referencia.

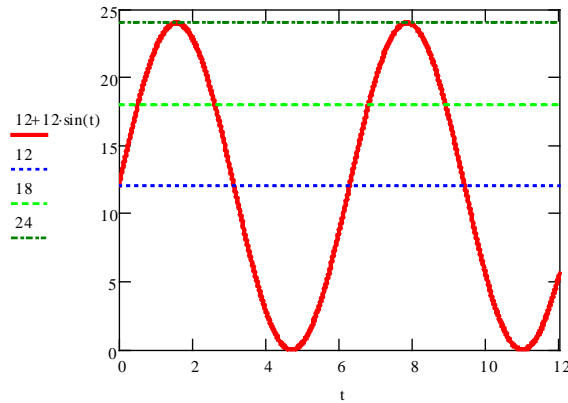


Figura 20 Forma de onda sinusoidal de 0V-24V con los tres niveles de tensión seleccionados

Para cinco niveles, el algoritmo con las celdas de dos estados presenta cuatro incógnitas, mientras que para el algoritmo con celdas de tres niveles presenta sólo dos, aunque los niveles deben ser simétricos respecto al nivel de referencia o principal, debido a las características de la topología de celda.

No se han encontrado datos de valor de tensión optimizados para la topología de dos estados para cinco niveles de tensión.

Tabla 2 Valores de tensión (V) de los niveles optimizados mediante el algoritmo iterativo propuesto

Tipo de señal	Nº de Niveles	Valores de tensión optimizados	
		Topología de dos estados	Topología de tres estados
Forma de onda sinusoidal	3	12 / 18 / 24	12 / 18 / 24
	5	/	9 / 12,5 / 16,5 / 20,5 / 24
CDMA	3	12 / 18 / 24	12 / 18 / 24
	5	/	10,6 / 14,2 / 17,3 / 20,4 / 24

VII.2 Optimización de la segunda etapa del convertidor multinivel

La topología de celda de tres estados tiene aplicación también en inversores multinivel [21]. En este caso, para un número N de niveles (N+1 si consideramos 0V), se necesitan sólo N/2 celdas de tres estados. En la aplicación para amplificador de

envolvente, donde no hay niveles de tensión negativos, se necesita una tensión de referencia, sobre la cual se añadirán o restarán las de tensiones de las celdas de tres estados correspondientes. Por lo tanto, para un realizar el diseño con la arquitectura de celdas de tres estados en serie, una entrada fija de tensión estará permanentemente conectada a la carga.

Para dar uniformidad a la hora de referirnos a las diferentes tensiones en este documento, identificaremos como “tensión principal” a la tensión conectada permanentemente a la carga o tensión de referencia, refiriendo como “tensiones auxiliares” a aquellas que están asociadas a una celda del convertidor multinivel.

Una de las consideraciones de diseño importantes es, dado que para las tensiones inferiores a un cierto valor se maneja poca potencia, habrá un nivel de tensión siempre activo, evitándose las pérdidas de potencia asociadas a esa celda y conectándose la entrada correspondiente directamente en serie con las celdas de tensión. Por lo tanto, para una configuración de N niveles, necesitaremos $N-1$ celdas de dos estados y $(N-1)/2$ para un número impar de niveles y $(N+1)/2$ para un número par, en el caso de celdas de tres estados (a diferencia de $N/2$ celdas, como es el caso de la topología de tres estados aplicada a inversores).

La diferencia de tensión entre la menor tensión del convertidor multinivel y la de salida se disipará como pérdidas de potencia. Una ventaja de considerar esta configuración en la que se modulan con más precisión las amplitudes superiores de la señal tiene relación con la expresión de la potencia, proporcional a la tensión al cuadrado. Por lo tanto, las pérdidas de potencia adicionales que supone incluir un mayor número de celdas para modular las amplitudes de menor valor son mayores que la disminución de pérdidas conseguida al introducir ese nivel adicional.

Esta opción de diseño es aplicable también a la topología de celda de dos estados, ya que sustituyendo una celda por una entrada de tensión fija se ahorran las pérdidas asociadas con la misma así como los componentes adicionales necesarios para la generación de las señales de control.

Una conclusión importante de esta etapa es que el rendimiento baja según se aumenta el número de niveles. Dado que la potencia que se procesa es la misma, al introducir un mayor número de celdas, aumentamos las pérdidas para la misma potencia de salida.

En la Tabla 1 puede verse detallado el ahorro de celdas y de entradas que puede conseguirse para varios números de niveles del convertidor multinivel con la topología de celdas de tres estados. Para un número bajo de celdas el ahorro es menor, pero también para un número alto de celdas disminuye el rendimiento de esta etapa. Por lo tanto, es necesario analizar todas las etapas sistema antes de poder realizar la optimización global del amplificador de envolvente.

VII.3 Optimización de la primera etapa del convertidor multinivel

El objetivo de la optimización de esta etapa es aumentar al máximo el rendimiento, ya que en ella se procesa toda la potencia del sistema para obtener a partir de la tensión de entrada, las diferentes tensiones necesarias para la segunda etapa.

En esta etapa, el número de niveles influye en el mismo sentido que en el convertidor multinivel: al aumentar el número de niveles disminuye el rendimiento. Si aumentamos el número de niveles, aumentará el número de celdas y también lo hará el número de entradas de tensión para la misma potencia procesada por esta etapa. Ello implica un aumento del número de componentes, del tamaño y del coste de esta etapa.

Un factor importante es que no se ve afectada por la alta frecuencia que manejan las otras dos etapas del amplificador de envolvente. La demanda de corriente en los cambios de estado a alta frecuencia, la de conmutación de los interruptores de la segunda etapa, la satisface el filtro de salida, mientras que la entrada de tensión correspondiente a esa celda solamente aporta la corriente media que la carga demande a la celda.

Esto debe tenerse en cuenta al fijar la frecuencia de conmutación en el diseño de la primera etapa. Una frecuencia de conmutación baja, en comparación a la del convertidor multinivel, permite reducir las pérdidas en los componentes más disipativos, como son los elementos magnéticos y en los interruptores de potencia.

Otro factor importante a estudiar en la optimización de la primera etapa es la influencia del tipo de señal. Dependiendo de los valores que tome o de su distribución de probabilidad, obtendremos unos intervalos u otros de conducción lo cual, aplicado a la primera etapa, determinará la potencia media que cederá cada entrada de tensión.

Se ha realizado, por lo tanto, un estudio de la energía manejada por cada entrada de tensión con propósito de optimizar su rendimiento. Para implementar dicho estudio con una señal sinusoidal, se calculan los intervalos de trabajo de las celdas integrando sobre un periodo entre los niveles de tensión definidos, obteniéndose las potencias manejadas. Para obtener los datos relativos a la señal CDMA se ha modificado ligeramente el algoritmo de optimización de niveles para poder calcular la energía procesada por cada entrada.

En la Tabla 3 se muestran los resultados de este estudio, aplicados a las especificaciones definidas anteriormente en el capítulo de estudio de estado del arte de este documento. Se detallan las potencias medias manejadas por cada entrada de tensión para los dos tipos de señal considerada, una forma de onda sinusoidal y una señal de CDMA, para los dos tipos de topología de celda.

Analizando estos datos podemos observar que para ambas topologías de celda, las entradas auxiliares manejan un pequeño porcentaje de la potencia total. Esto ocurre para ambas topologías de celda, por lo que si se optimiza la entrada de tensión principal, que maneja por tanto gran parte de la potencia, para que tenga un rendimiento mayor, el rendimiento de la primera etapa aumentará. Además dado que esa entrada principal de tensión, por la configuración de la arquitectura de celdas en serie, está referida a masa, no necesita aislamiento respecto de la entrada del sistema.

Teniendo en cuenta estos dos aspectos de la primera etapa del amplificador de envolvente, se puede optimizar diseñando la entrada correspondiente a la tensión principal como un convertidor independiente, sencillo, sin aislamiento y de muy alto rendimiento, mientras que las tensiones auxiliares, las correspondientes a las celdas, pueden generarse mediante un convertidor multisalida con aislamiento, de rendimiento más bajo.

Tabla 3 Energía manejada por la primera etapa para los dos tipos de topología de celda para dos señales de entrada

Señal	Topología de celda	Tensión de entrada (V)	Potencia Media Cedida (W)	% de potencia manejada por las entradas auxiliares
CDMA	Dos estados	6	0.35	22.2
		6	2.95	
		12	11.53	
	Tres estados	±6	-2,62	13.1
18		17,45		
Señal	Topología de celda	Tensiones de entrada (V)	Potencia Media Cedida (W)	% de potencia manejada por las entradas auxiliares
Forma de onda sinusoidal	Dos estados	6	3.81	41.6
		6	5.11	
		12	12.5	
	Tres estados	±6	2.67	14.5
		18	18.75	

Si analizamos estos mismos datos pero desde el punto de vista de la topología, podemos ver que, aunque en ambos casos la tensión principal maneja la mayor parte de la potencia, en el caso de la celda de tres estados se produce en mayor medida. Para una señal CDMA, la celda principal maneja un 9.1% más de potencia, manejando las entradas auxiliares para la topología de tres estados un 21% menos de potencia respecto a la topología de dos estados.

Para una señal sinusoidal, la celda principal maneja un 27.1% más de potencia, manejando las entradas auxiliares para la topología de tres estados un 30% menos de potencia respecto a la topología de dos estados.

Por lo tanto, aunque la optimización de diseño puede ser implementada para ambas topologías de celda, tendrá un mayor impacto en el rendimiento en el caso de la topología de celda de tres estados.

Otro dato interesante que se obtiene analizando los datos de la Tabla 3 es la comprobación de la necesidad de bidireccionalidad en las entradas correspondientes a las celdas de tres estados para ciertos diseños. Puede observarse que la potencia media de la celda de tres estados con una entrada de 6V para una señal CDMA es negativa (-2.62W), luego su entrada correspondiente deberá ser bidireccional.

Una desventaja de la topología de tres estados, cuando al menos en una de sus entradas la potencia media es negativa es que la potencia total procesada es mayor, lo cual implica mayores pérdidas. En la Tabla 3, para una señal CDMA puede verse que para una potencia total de salida de 14.83W para la topología de dos estados, la de tres estados se ve penalizada al procesar 20.07W para que su potencia media a la salida sea de 14.83W.

La necesidad de la aplicación de la técnica de rectificación síncrona no sólo se limita a las entradas cuya potencia media sea negativa. También se deberá considerar en aquellas en las que el valor medio de corriente en la salida sea menor que la mitad del rizado de corriente, lo que implicaría el uso de esta técnica para evitar entrar en modo de conducción discontinuo, ya que implica más pérdidas e incluso un cambio en la función de transferencia estática del convertidor.

VIII. Optimización del amplificador de envolvente

Una vez analizada la influencia de cada etapa en el sistema, se va a considerar el rendimiento en conjunto, para poder tener una visión más general del diseño del amplificador de envolvente.

El número de niveles de tensión del amplificador de envolvente, para mejorar el rendimiento, la calidad de la señal transmitida y el tamaño del convertidor, debe ser establecido considerando los siguientes criterios de diseño:

- Rendimiento global del convertidor: Un mayor número de niveles de tensión implican una mejor eficiencia de la tercera etapa pero mayores pérdidas en la primera y segunda etapa como consecuencia de un mayor número de celdas y de entradas de tensión
- Simplicidad: La complejidad y el tamaño aumentan con el número de niveles de tensión

- Componentes parásitos: Al aumentar el número de niveles, los componentes parásitos tienen una mayor relevancia en el comportamiento del convertidor
- Especificaciones del sistema: Al aumentar la frecuencia, las pérdidas en la primera y en la tercera etapa se mantienen pero en la segunda aumentan. Si se aumenta la corriente, se obtendrá una mayor variación de rendimiento al aumentar el número de niveles del convertidor multinivel.

Para obtener un modelo exacto considerando todos estos factores, algunos de ellos incluso difíciles de cuantificar, es muy complejo. Por ello, determinar el número óptimo de niveles es complicado.

Aun así, se puede calcular con exactitud las mejoras en el rendimiento de la tercera etapa del convertidor. Los primeros incrementos en el número de niveles tienen un fuerte impacto en el rendimiento. Por ejemplo, tomando como referencia las especificaciones definidas anteriormente, en el tercer capítulo, hay un 13% de mejora para una forma de onda sinusoidal y un 30% para una señal CDMA en el rendimiento teórico de la tercera etapa como resultado de aumentar de uno a tres el número de niveles de tensión. Este incremento de rendimiento es menor cuando el número de niveles aumenta. Por ejemplo, una transición de tres a cinco niveles de tensión implicaría una mejora del 4% para una forma de onda sinusoidal y un 6% para una señal CDMA en el rendimiento teórico de la tercera etapa. Por el contrario, al aumentar el número de niveles penaliza el rendimiento y la simplicidad de la primera y de la segunda etapa.

Por lo tanto, dependiendo de las especificaciones, el número óptimo de niveles del convertidor multinivel debe ser fijado teniendo en cuenta la complejidad del sistema entero y de la mejora de rendimiento calculada para la tercera etapa para el número de niveles considerado.

En función de los datos presentados anteriormente, puede verse con mayor claridad la justificación de escoger tres niveles para la implementación del convertidor multinivel.

Adicionalmente, no sólo es importante determinar el número de niveles de tensión, sino también calcular el valor de dichos niveles. Los valores de las tensiones de entrada han sido optimizados para mejorar el rendimiento de la tercera etapa (el regulador lineal). Para aplicar esta optimización debe ser conocida la evolución en el tiempo de la señal (si es periódica, como una forma de onda sinusoidal) o, para una señal de comunicaciones, la densidad de probabilidad de amplitud.

Basado en esta información, se ha aplicado un algoritmo diferencial iterativo para calcular el valor de los niveles de tensión que maximice el rendimiento del regulador lineal integrando la potencia de entrada y de salida para cada tensión de salida o amplitud de tensión para todas las posibles amplitudes. La precisión del algoritmo

depende del número de intervalos en los que se divida el rango de valores. Dicho algoritmo ha sido implementado utilizando la herramienta matemática Mathcad.

Las especificaciones del sistema, exigentes en términos de frecuencia y potencia, tienen una fuerte influencia en el comportamiento de los dispositivos comerciales, disponibles actualmente, usados en los prototipos. Se espera que los dispositivos de semiconductores de banda prohibida ancha, como GaN, puedan mejorar en los próximos años los resultados obtenidos actualmente, afectando incluso al número de niveles del diseño.

IX. Diseño de la etapa control del convertidor amplificador de envolvente con topología de celda de tres estados

El esquema de control propuesto para el amplificador de envolvente en el caso de celdas de tres estados es similar utilizado en [1], habiéndose realizado una adaptación debido a las diferencias existentes entre ambas topologías de celda para el convertidor multinivel.

Su implementación puede ser analógica o digital. Se ha elegido la implementación analógica por la experiencia de su aplicación en el diseño y pruebas realizadas en el prototipo con celdas de dos niveles y por la robustez del mismo.

Por otro lado, una implementación digital es una alternativa interesante ya que permitiría algoritmos de control más complejos sin necesidad de añadir componentes adicionales y aumentar así la complejidad del sistema. Así mismo, podría implementarse el filtro de retardos del sistema digitalmente, ahorrándose así ese bloque de control y su respectiva alimentación.

La señal de control adoptada para la implementación del prototipo es una forma de onda sinusoidal, con las especificaciones comentadas anteriormente en este documento.

En la Figura 21 se muestra un esquema del convertidor multinivel de tres niveles implementado con celdas de tres estados. En esta implementación, $V_1 = 18V$, es la tensión principal o de referencia y $V_2 = 6V$ es la tensión de celda. Así mismo se detallan en esta figura las señales de control (I_1 - I_4) y los intervalos de funcionamiento del convertidor, A, B y C en función de las señales de control V_1 y V_2 .

Para el análisis y la justificación de las señales de control del convertidor multinivel se van a analizar en detalle los posibles problemas que se han identificado en el esquema de control propuesto.

Los pulsos de gobierno de las celdas del convertidor multinivel, una vez generados en el bloque de comparadores y aislados respecto a la referencia de masa del sistema,

llegan al "driver". Los MOSFETs de las celdas de tres estados tienen una configuración equivalente a un puente completo, con lo cual existen dos parejas de interruptores conectadas a la misma masa, la de la celda de tres estados y la de la entrada de tensión correspondiente, Figura 22.

Para su control se utiliza un dispositivo "driver" que genera dos salidas complementarias. Esta configuración requiere que el MOSFET conectado a masa de cada pareja conmute el suficiente tiempo como para que el C_{boot} con el que se dispara el interruptor flotante pueda cargarse apropiadamente.

Por lo tanto, si la señal de control permanece durante el tiempo suficiente entre unos valores en los cuales los interruptores I_2 e I_4 , o uno de los dos no estén activos, podrían encontrarse problemas en la carga del condensador que proporciona la tensión para gobernar los dos MOSFETs flotantes de cada celda.

Para intentar reducir las posibilidades de que este problema ocurra, se ha realizado el diseño intentando minimizar el tiempo de conducción de los interruptores flotantes I_1 e I_3 a favor de I_2 e I_4 .

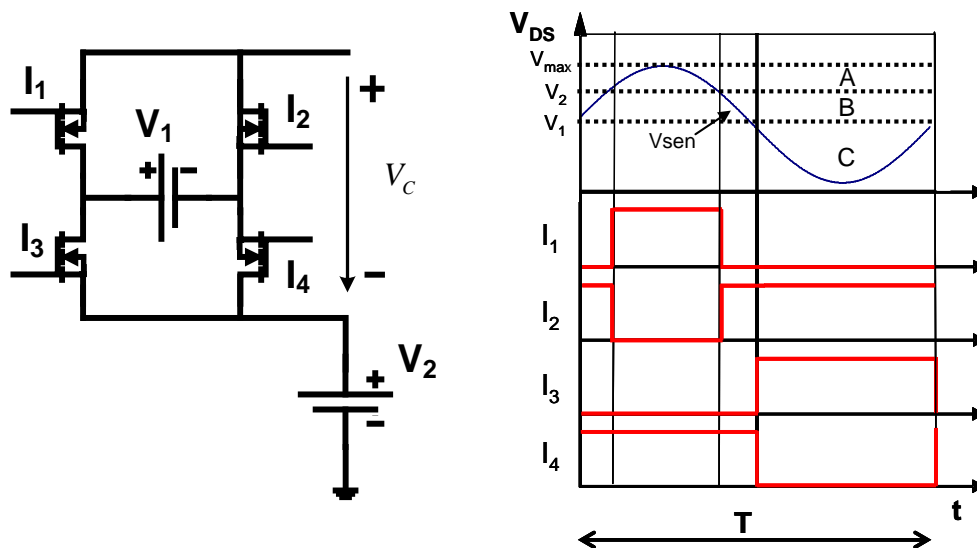


Figura 21 Esquema del convertidor multinivel de tres niveles de tensión con celdas de tres estados (izquierda) y señales de gobierno de los MOSFETs de la celda de tres estados para el modo de control elegido (derecha)

Analizando los modos de funcionamiento del convertidor multinivel, detallados en el capítulo V, puede verse que existen dos configuraciones de interruptores que nos generan 0V a la salida de la celda. En la primera de ellas, se conectan i_1 e i_3 , mientras que en la segunda i_2 e i_4 . Debido al potencial problema de la carga del condensador que permite conmutar los interruptores flotantes, este modo de conducción se ha

diseñado para que solamente se aplique la configuración de los interruptores I_2 e I_4 para ese estado de la celda de tres niveles.

Debido a la variabilidad de aplicaciones existentes, no puede asegurarse que el problema se solucione con esta configuración de interruptores para todos los casos posibles. En cualquier caso, para las señales que se han analizado no se han detectado problemas, así como tampoco en las pruebas experimentales.

Para implementar esta estrategia de control, dada la señal de referencia V_{sen} se generarán dos tensiones de control, V_1 y V_2 que marcan las tres zonas de funcionamiento:

- Para $V_{sen} > V_2$ conducen I_1 e I_4 y una tensión de salida de celda de 24V.
- Para $V_1 < V_{sen} < V_2$ conducen I_2 e I_4 y una tensión de salida de celda de 18V.
- Para $V_{sen} < V_1$ conducen I_2 e I_3 y una tensión de salida de celda de 12V.

Otro problema hallado en la implementación de la etapa de control concierne no sólo al convertidor multinivel sino a la primera etapa de las celdas de tres estados. Debido a la necesidad de que las entradas de las celdas de tres estados sean bidireccionales, se necesita implementar rectificación síncrona en las mismas. Por ello, tendremos en la primera etapa del amplificador de envolvente un interruptor (por cada celda de tres estados) referido a la masa flotante de esa celda, como puede verse en la Figura 22.

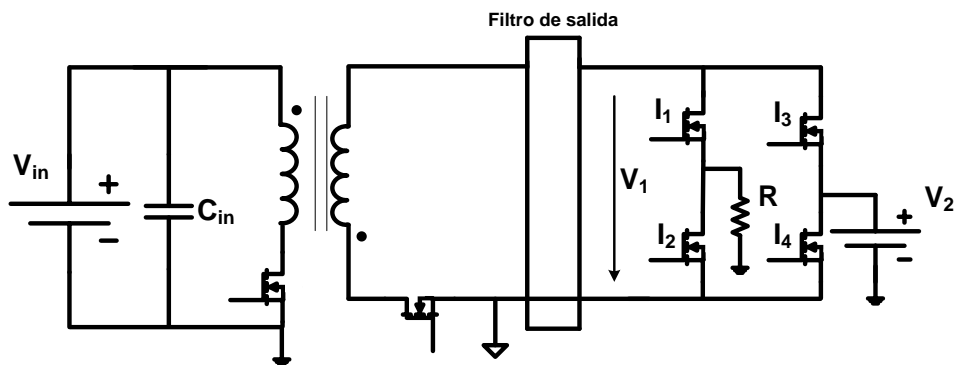


Figura 22 Diagrama del flyback con rectificación síncrona y de la celda de tres estados en una configuración para tres niveles, indicando la referencia de masa de cada elemento

Para una mayor claridad en esta figura, se ha simplificado el filtro de salida y se ha considerado una carga resistiva a la salida de la celda multinivel en vez de mostrar también la etapa del regulador lineal.

En vista del esquema mostrado en la anterior figura, el control del interruptor en el secundario del convertidor flyback de la primera etapa no puede ser implementado

con dos disparos complementarios, como los que proporciona un dispositivo "driver", es este caso el IR2110. El motivo puede apreciarse en la Figura 23 y tiene su origen en las diferentes tensiones de referencia o masa del sistema. En la Figura 23 (a), se muestra el circuito esquemático del dispositivo "driver" utilizado y su conexión a los interruptores MOSFETs. Para poder gobernar el MOSFET flotante se necesita que se pueda realizar la carga del condensador C_{boot} . Pero para los distintos casos de funcionamiento de la celda de tres estados esto no se va a poder realizar. En la Figura 23 (b), con I_4 activado, la tensión V_2 impide su carga mientras que en Figura 23 (c), con I_3 activado V_2-V_1 es la tensión que limita la carga del condensador C_{boot} . Resaltar que debido a la configuración de control elegida, Figura 21, siempre se dará una de estas dos situaciones, ya que las señales de control I_3 e I_4 son complementarias, por lo que se ha considerado una estrategia de control alternativa.

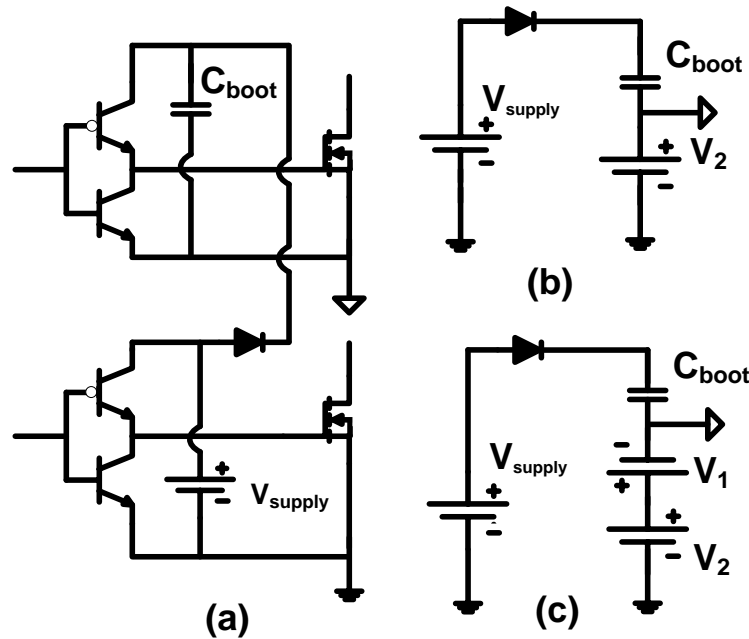


Figura 23 Esquemático de la alimentación del dispositivo "driver" respecto a los interruptores MOSFETs (a) y posibles situaciones de carga del condensador que dispara el interruptor flotante

Se ha realizado un estudio de posibles soluciones para implementar el control de este interruptor cuya referencia es flotante. En primer lugar, pese a la sencillez de su implementación, no se ha considerado rectificación síncrona autoexcitada, ya que podría producirse el fenómeno de conducción cruzada, que afectaría al rendimiento del convertidor y al ruido inducido en las formas de onda de salida del mismo.

Otras soluciones del estado del arte [22], [23], [24], [25], [26] no se han contemplado por su complejidad o por su no aplicabilidad a esta topología.

Finalmente, se ha decidido implementar, a partir de la información de la señal de disparo del MOSFET de primario de la entrada del flyback, un circuito para generar una señal complementaria con aislamiento, que además proporcionará un tiempo muerto entre ambas señales evitando el fenómeno de la conducción cruzada. El circuito esquemático puede verse en la Figura 24.

El funcionamiento del esquema para la implementación de rectificación síncrona es el siguiente: Se toma la señal del disparo del MOSFET de primario, S_1 . Con R_1+R_2 (550Ω cada una), se ajusta la corriente de excitación del transistor bipolar (2N222). La excitación del transistor se realiza con dos resistencias para proteger en tensión al bipolar y el condensador C_1 ($1nF$) para su descarga rápida. Al activarse el transistor bipolar, se aplica la tensión de control al transformador de pulsos, conduciendo el diodo de señal (1N4148) y obteniéndose la señal de control S_2 , complementaria con S_1 y con aislamiento eléctrico respecto a esta.

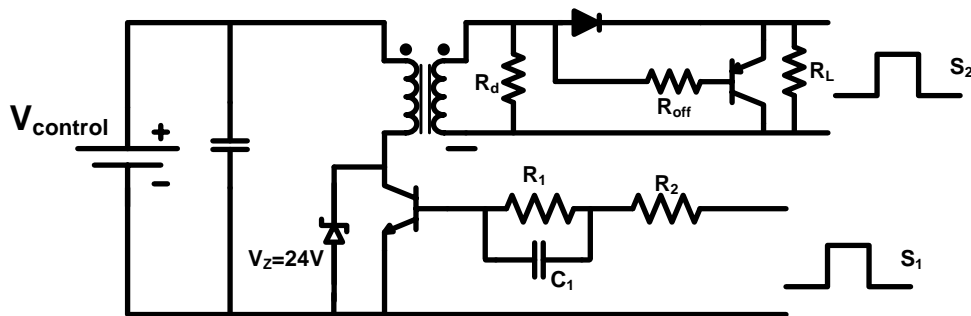


Figura 24 Diagrama esquemático de circuito propuesto para la generación de las señales de control en las entradas bidireccionales

Se añade un diodo zener, con tensión zener de $24V$, que la tensión en el transformador de pulsos sea negativa en T_{off} de S_1 y por lo tanto pueda realizarse la desmagnetización. R_d ($1k\Omega$) es una resistencia en paralelo con el devanado de secundario para desmagnetizar el transformador de pulsos.

$V_{control}$ es de $12V$, la tensión que se aplicará en S_2 quitando la caída de tensión del diodo de señal, que será pequeña., R_{off} ($2.4k\Omega$) y el transistor bipolar (BC857) realizan el apagado rápido del transistor. R_L ($10k\Omega$) es una resistencia mínima de carga.

Resultados Experimentales

Este capítulo recoge los diseños y pruebas del prototipo del amplificador de envolvente implementados con celdas de tres estados así como la comparación con el diseño y resultados presentados en [1] relativos al convertidor multinivel con topología de celda de dos estados.

En primer lugar se describirá el diseño del convertidor implementado con celdas de dos estados, incluyendo el diseño de las tres etapas del convertidor, formas de onda y rendimientos, como base para establecer la comparación.

Posteriormente se presenta el diseño del prototipo con celdas de tres estados y los resultados experimentales obtenidos. Se detalla el diseño de las tres etapas del amplificador de envolvente para esta topología y de celda aplicando las optimizaciones expuestas en el apartado anterior.

Se han realizado dos prototipos con topología de celdas de tres estados. Una vez finalizadas las pruebas del primer prototipo se han identificado los principales aspectos a mejorar, principalmente el layout y la calidad de la PCB (Printed Circuit Board o placa de circuito impreso) implementada. Se ha trabajado en un nuevo layout y se ha implementado el módulo con la segunda y tercera etapa del sistema con una mejor tecnología de fabricación.

Las pruebas se han realizado para varias sinusoides de diferentes amplitudes y de varias frecuencias.

No se ha podido realizar pruebas con una señal CDMA como referencia al no estar disponible la misma en la realización de los ensayos.

Finalmente, se ha realizado una comparación de los rendimientos obtenidos para ambas topologías de celda y un análisis de las diferencias existentes.

X. Especificaciones del amplificador de envolvente

En este apartado se reflejan las especificaciones adoptadas para el amplificador de envolvente la realización de las experimentales:

- Tensión de entrada: 24V
- Rango de tensiones de salida: 0V- 22.5V
- Máxima potencia: 50W
- Máxima componente espectral transmitida sin distorsión: 2MHz

La tensión de salida, se ha limitado a 22.5V debido a las limitaciones impuestas por la alta corriente y la alta frecuencia existentes en los dispositivos, en este caso en los componentes de la tercera etapa del convertidor. Estos componentes, el amplificador operacional y el MOSFET, que componen el regulador lineal trabajan al límite de sus especificaciones.

La señal de control que le llega al sistema es analógica, de acuerdo con la implementación del mismo detallada anteriormente. Debido a que no se ha tenido disponibilidad de una señal CDMA o una señal modulada de la aplicación escogida, DVB, se han utilizado varias formas de onda sinusoidales de diferentes amplitudes y frecuencias para la realización de las pruebas.

Las amplitudes de las señales son las siguientes:

- 0V-22.5V
- 5V-14V
- 0V-9V

Las frecuencias de las sinusoides son 500kHz y 2MHz.

Se ha diseñado el convertidor multinivel para **tres niveles** de tensión de salida, optimizados por el algoritmo expuesto en el capítulo anterior, siendo los tres niveles de tensión los siguientes 12V, 18V y 24V.

XI. Convertidor multinivel con celdas de dos estados

En este apartado se describe el diseño y resultados experimentales presentados en [1] para el convertidor multinivel con topología de celda de dos estados. Aunque se documentan varios prototipos, se analizará el más optimizado de ellos, que cumple las especificaciones expuestas en el apartado X. Una fotografía de este prototipo puede verse en la Figura 25. En la figura mostrada se observan las etapas principales del sistema. Adicionalmente se necesitan dos PCBs para el correcto funcionamiento del sistema:

- Una tarjeta que nos proporcione a partir de una señal analógica de referencia, dos señales de referencia: una para el convertidor multinivel y otra para la etapa del regulador lineal.
- Una PCB que contiene la etapa de comparadores que generará los pulsos de control a partir de la señal de control de entrada.

Por lo tanto, para el correcto funcionamiento del sistema se necesitan 4 PCBs. Se ha elegido esta implementación modular por dos motivos principales:

- Posibilidad de sustituir fácilmente un módulo por otro más optimizado en caso de realizar un diseño que mejorase el actual.

- La alternativa digital de control, que sustituiría a la placa de control de comparadores. La salida de esta tarjeta en cualquier caso son los pulsos de gobierno de los MOSFETs, aún sin aislamiento, del convertidor multinivel.



Figura 25 Fotografía del convertidor multinivel con celdas de dos estados. En la parte superior pueden observarse el módulo con las etapas dos y tres. El módulo de la parte inferior es el flyback multisalida de la primera etapa

XI.1 Primera etapa

La primera etapa del convertidor multinivel implementado con celdas de dos estados consta de un convertidor flyback multisalida con tres salidas, una de 12V y dos de 6V.

El ciclo de trabajo teórico del convertidor es de $d=0.5$.

Adicionalmente, se ha implementado la técnica de enclavamiento activo para atenuar el pico de tensión producido en el MOSFET de primario, recuperándose además la energía asociada a dicho efecto, causada por los componentes parásitos del transformador.

La frecuencia de conmutación de este prototipo será de 50kHz, baja respecto a la frecuencia de funcionamiento de las otras dos etapas de la solución.

El valor de la frecuencia de conmutación, seleccionado para maximizar el rendimiento de esta etapa influye en el tamaño del componente magnético, RM14, de gran tamaño y peso. El transformador, teniendo en cuenta la tensión de entrada y de salida, se ha elegido con una relación de transformación 4:2:1:1 para la entrada y las salidas de 12V y 6V respectivamente. Este componente, importante debido a su gran influencia en las pérdidas de potencia del convertidor y de diseño complejo debido a sus múltiples devanados, ha sido optimizado mediante la herramienta de diseño de elementos magnéticos PExprt. También se ha utilizado la herramienta de elementos

finitos de este programa para obtener una estimación más precisa de las pérdidas en los arrollamientos y mejorar la estrategia de devanado.

Se ha implementado un doble filtro LC para obtener un rizado de tensión a la salida lo menor posible, favoreciendo un buen funcionamiento de la salida.

La máxima potencia instantánea del convertidor es de 50W.

Los rendimientos medidos de esta etapa [1], con las especificaciones seleccionadas para las pruebas experimentales, detalladas en el apartado X, oscilan entre un 91% y un 94% en función de la potencia manejada.

XI.2 Segunda etapa

La segunda etapa, el convertidor multinivel con topología de celdas de dos estados ha sido implementado con dos celdas de dos estados cuya entrada de tensión correspondiente es de 6V en serie con una entrada de 12V.

Los rendimientos de esta etapa no se proporcionan, aunque se puede obtener el rendimiento de la segunda y tercera etapas a partir de los datos del rendimiento del amplificador de envolvente dividido por el rendimiento de la primera etapa.

XI.3 Tercera etapa

La etapa del regulador lineal, tiene como entrada la salida del convertidor multinivel, cuya forma de onda puede verse en la gráfica superior de la Figura 26 y de la Figura 27, realizando un ajuste fino de la misma para obtener a la salida la forma de onda de la señal a transmitir.

La tercera etapa, cuyo circuito esquemático se muestra en la Figura 10, está compuesta fundamentalmente por los siguientes componentes:

- MOSFET BLF177: Este MOSFET de radiofrecuencia trabajará en zona lineal. La caída de tensión drenador-fuente será uno de los factores limitantes de la tensión de salida del amplificador de envolvente.
- Amplificador operacional LM6172. Se trata de un amplificador operacional muy rápido. La tensión de alimentación de este componente debe ser asimétrica respecto a 0V para poder proporcionar los valores de tensión requeridos en las especificaciones. El máximo valor de esta alimentación limitará la máxima tensión de salida del amplificador de envolvente.

En la Figura 26 y en la Figura 27 pueden verse formas de onda del amplificador de envolvente implementado con celdas de dos estados en [1].

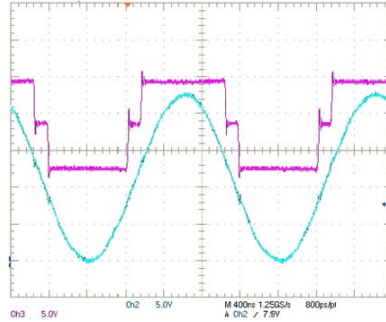


Figura 26 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia es de 500kHz. La escala de tiempo es de 400ns/div

Puede observarse como en ambos casos la calidad de la señal transmitida es buena, aunque a alta frecuencia la distorsión armónica es más apreciable. Este efecto se debe fundamentalmente a los componentes parásitos presentes en la implementación del convertidor, que a alta frecuencia tienen una mayor influencia en el comportamiento del convertidor. Este efecto puede verse también en la tensión de salida del convertidor multinivel, pese a la existencia de una red RC de atenuación, o red “snubber”, de cancelación los armónicos a la salida del convertidor multinivel.

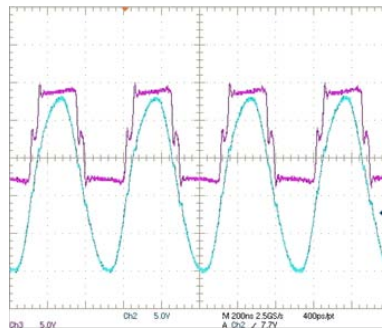


Figura 27 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia de 2MHz. La escala de tiempo es de 200ns/div

XI.4 Bloques adicionales del sistema

Adicionalmente a las tres etapas principales del sistema, ya descritas, existen otros elementos, relacionados con el control del convertidor que se exponen a continuación.

Análisis y comparación de dos topologías para un convertidor multinivel de un amplificador de envolvente de alto rendimiento

XI.4.1 Bloque de comparadores

Se ha implementado en una PCB independiente facilitando la modularidad del sistema, para facilitar la alternativa digital de generación de las señales de control. Los comparadores utilizados son TL3016, un componente con un tiempo de retardo muy bajo, adecuado a las altas frecuencias de trabajo requeridas por las especificaciones.

XI.4.2 Filtro de retardos

Esta etapa, descrita en el apartado I.1, se ha implementado en la misma tarjeta que las etapas segunda y tercera del amplificador de envolvente, para minimizar todo lo posible los componentes parásitos de la PCB, debido a la alta frecuencia de la señal de control manejada.

Para la implementación física de esta etapa se ha utilizado un amplificador operacional LM6172.

XII. Convertidor multinivel con celdas de tres estados

En este apartado se describe la implementación del diseño realizado para el amplificador de envolvente, con topología de celda del convertidor multinivel de tres estados.

Las especificaciones son las expuestas en el apartado X.

El diseño del convertidor multinivel con celdas de tres estados ha sido realizado con tres niveles, cuyos valores optimizados son: 12V, 18V y 24V, coincidiendo con los calculados para la topología de celda de dos niveles.

En este caso los niveles se implementan de la siguiente manera: un nivel de tensión principal de 18V, siempre conectado a la carga más una celda de 6V con topología de tres estados en serie.

La primera etapa se ha diseñado aplicando las conclusiones obtenidas en el estudio de optimización detallado en el apartado VII.3.

Adicionalmente se ha realizado una optimización de los dispositivos utilizados en la segunda y tercera etapa del convertidor.

XII.1 Primera etapa

De acuerdo con el análisis de la energía manejada por cada entrada de tensión para esta topología, como por ejemplo el caso de una forma de onda sinusoidal de 0V a

24V, un alto porcentaje (85.5% en este caso particular) de la potencia de entrada es aportada por la entrada de 18V, por lo que se ha decidido optimizar esta topología individualmente, con lo que la primera etapa constará de dos convertidores alimentados en paralelo a la entrada del sistema, de 24V.

La potencia máxima que cederá esta primera etapa a la siguiente etapa es de 50W en pico.

Para generar la **entrada principal** de tensión, de 18V, se ha decidido utilizar una topología reductora, conocida y simple, que puede ser diseñada para tener un alto rendimiento.

En el diseño de esta etapa, también se ha seleccionado una frecuencia de conmutación baja, de 50kHz, que maximice el rendimiento de la misma.

El ciclo de trabajo se ha fijado en $d=0.75$ teórico.

Para mejorar el rendimiento de este convertidor se ha implementado la técnica de rectificación síncrona, para mejorar su rendimiento.

La topología reductora, menos ruidosa que un flyback, no necesita en este caso un doble filtro LC a la salida del mismo y se ha calculado para que la tensión de salida tenga un rizado muy bajo, del orden de mV. Está compuesto por cuatro condensadores de tántalo de $68\mu\text{F}$ cada uno en paralelo con cuatro condensadores cerámicos de 100nF.

El componente magnético, la bobina de salida ha sido realizado con un núcleo magnético RM6, realizándose el diseño del mismo con ayuda de la herramienta de software PExprt. La inductancia de la bobina es de $90\mu\text{H}$.

Se ha realizado una comparación de los dispositivos MOSFETs para el convertidor reductor, eligiendo finalmente los siguientes componentes:

- MOSFET de referencia de masa flotante: SI4886DY
- MOSFET conectado a la masa del convertidor: BSH103

Para la **entrada auxiliar**, conectada a la celda de tres estados, de 6V se ha considerado una topología flyback. Esta etapa, como se ha justificado anteriormente, debe ser bidireccional. Por ejemplo para la senoide de amplitud 0V-9V, la celda de tres estados solamente actúa como -6V, es decir, absorbiendo potencia. Para una amplitud de 0V-24V, la potencia media es de 2.67W.

La frecuencia de conmutación, será también de 50kHz

La relación de transformación del convertidor flyback se ha fijado en 4:1, con un ciclo de trabajo teórico $d=0.5$. El valor teórico de la inductancia de primario es de $480\mu\text{H}$, con $30\mu\text{H}$ en secundario.

Se ha incluido un doble filtro de salida para disminuir el rizado de tensión de salida a valores menores de 100mV. Este elemento se ha diseñado con varios condensadores electrolíticos de Tántalo y cerámicos en paralelo: Dos condensadores de 100 μ F en paralelo, posteriormente una bobina de 10 μ H y el condensador de salida con cuatro condensadores de 100 μ F cada uno en paralelo con 4 condensadores cerámicos de 100nF cada uno.

Los dispositivos seleccionados son los siguientes:

- MOSFET de primario y de enclavamiento activo: IRLD120PBF
- MOSFET de secundario: IRL2705PBF

Para el gobierno del MOSFET de secundario, ha sido necesario introducir un circuito adicional, Figura 24, para solucionar el problema asociado con su control, detallado en el apartado IX.

El rendimiento medido para el convertidor reductor es de 97.2% a 18.75W, potencia media para la sinusoide de 0V-22.5V de amplitud.

El rendimiento medido para el flyback es de 91.8% para una potencia media de salida de 2.67W. Para menores potencias, 479mW, el rendimiento cae hasta el 81%.

XII.2 Segunda etapa

La segunda etapa, ha sido implementada con una celda de tres estados cuya entrada de tensión es de 6V en serie con una entrada de 18V. El esquema de esta configuración se muestra en la Figura 17.

No se presentan rendimientos de esta etapa debido a la complejidad de evaluar un modelo teórico así como de realizar la medida del mismo en el prototipo experimental.

Se ha realizado una búsqueda de componentes para optimizar los MOSFETs de esta celda. Los tres MOSFETs seleccionados desde el punto de vista teórico han sido los siguientes:

- SUD30N03, modelo usado en la implementación del convertidor multinivel con celdas de dos estados.
- IRF3703Z
- FDD8750

En la implementación práctica, el componente IRF3703Z es el que proporciona el mejor rendimiento para la misma calidad de la forma de onda de tensión de salida, con lo cual se ha seleccionado para su implementación en el prototipo.

Para asegurar la calidad de la señal transmitida se ha añadido una red RC de snubber en paralelo con cada MOSFET de la celda de tres estados para minimizar la influencia de la distorsión armónica producida en la salida, aunque disminuirán levemente el rendimiento

XII.3 Tercera etapa

Para la tercera etapa, se ha implementado el mismo diseño que el propuesto en [1].

En primer lugar se ha analizado las características de los MOSFETs de radiofrecuencia BLF145, BLF147, BLF175, BLF177 y BLF244 de manera teórica.

Posteriormente, Se han realizado pruebas experimentales con los componentes seleccionados del anterior estudio, BLF244 y BLF177. De estos dos componentes el BLF244 tiene un mejor comportamiento en el sistema. Por otro lado, en la implementación práctica, si bien las formas de onda eran mejores, menos ruidosas, que las obtenidas con el BLF177 en las mismas condiciones de prueba, no se ha podido obtener una tensión de salida con buena calidad por encima de 20V, lo cual ha limitado la aplicación de este dispositivo en la solución final.

En la Figura 28 se muestra una fotografía de la solución construida para el amplificador de envolvente con celdas de tres estados para tres niveles de tensión. El módulo inferior corresponde al flyback de 6V. El módulo de la parte superior izquierda es el convertidor reductor de 18V mientras que en la parte superior derecha se muestra el módulo con las etapas segunda y tercera del convertidor.

Comparando el tamaño y peso de los componentes magnéticos utilizados en ambos diseños puede ver que la optimización realizada de la primera etapa ha permitido una disminución en el tamaño y peso de estos componentes.

En el diseño realizado con celdas de dos estados la primera etapa tiene un componente magnético construido con un núcleo RM14, de gran peso y tamaño. Por otro lado, en el diseño optimizado para la primera etapa del diseño con celdas de tres estados, se necesitan 2 núcleos RM6, uno por convertidor de esta etapa más un núcleo RM5 utilizado para implementar el transformador de pulsos de la etapa de control del flyback de 6V de salida. Aunque el número de núcleos sea mayor, el peso total, el tamaño y las pérdidas relativas a los componentes magnéticos son menores, con lo que se valida el estudio de optimización realizado para la primera etapa del sistema.

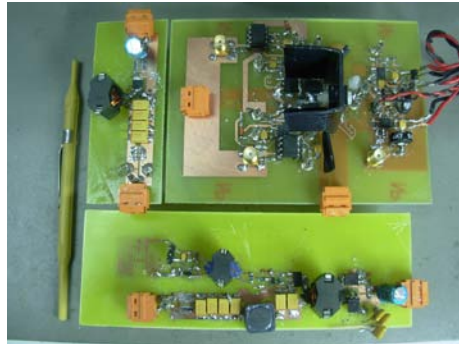


Figura 28 Fotografía del amplificador de envolvente implementado con celdas de tres estado para tres niveles de tensión

El prototipo del multinivel implementado con celdas de tres niveles tiene un tamaño en planta de 144x138mm, mientras que la implementación con celdas de dos estados, bajo las mismas especificaciones, tiene un tamaño de 194x179mm. Esta reducción de tamaño se debe, por un lado, a la optimización de la primera etapa y por otro a un diseño del layout más compacto. Ambos factores permiten que el prototipo implementado con celdas de tres estados ocupe un 57% del área ocupada por el prototipo presentado en [1].

En la Figura 29 y en la Figura 30 se presentan formas de onda experimentales de la tensión de salida del convertidor multinivel y del regulador lineal para el prototipo implementado con celdas de tres estados.

Puede verse que a 500kHz la forma de onda del convertidor reproduce la forma de onda sinusoidal a la salida con buena calidad.

En la Figura 30, donde la frecuencia de la señal a transmitir es de 2MHz, la señal presenta una mayor distorsión armónica que en el prototipo diseñado con celdas de dos estados. Esta distorsión de la forma de onda se produce fundamentalmente por los componentes parásitos, cuya influencia a alta frecuencia es más determinante en el buen funcionamiento del convertidor.

Los motivos que explican las diferencias entre la calidad de onda entre los prototipos comparados son:

- Una mayor optimización del prototipo experimental diseñado con la implementación topológica con celdas de dos estados.
- Una mejor tecnología en la construcción de la PCB en el convertidor con celdas de dos estados.

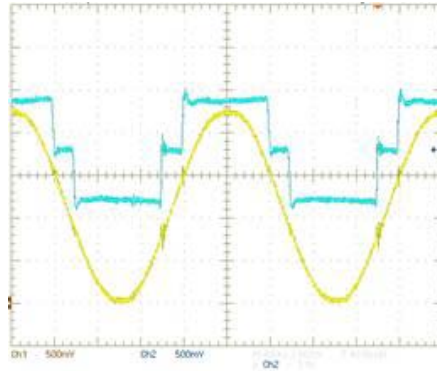


Figura 29 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de tres estados para una frecuencia de 500kHz. La escala de tiempo es de 200ns/div

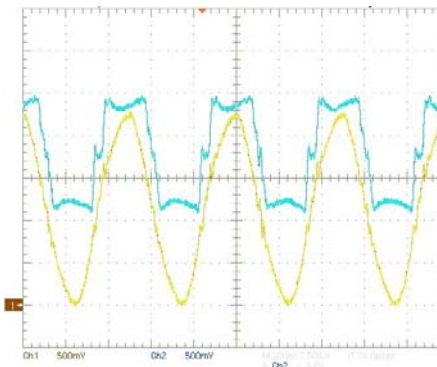


Figura 30 Formas de onda de tensión de salida del convertidor multinivel (gráfica superior, 5V/div) y del regulador lineal del amplificador de envolvente (gráfica inferior, 5V/div) realizado con topología de celdas de dos estados para una frecuencia de 500kHz. La escala de tiempo es de 200ns/div

XII.4 Comparación entre resultados obtenidos en ambos prototipos experimentales

En la *Tabla 4* se muestran los resultados obtenidos en [1].

Puede verse que el rendimiento del amplificador de envolvente mejora el rendimiento teórico del regulador alimentado a 23V para aquellas señales con valor medio de tensión de entrada bajo para las dos frecuencias consideradas.

Tabla 4 medidas de rendimiento del amplificador de envolvente con celdas de dos estados para diferentes formas de onda sinusoidales y comparación con el rendimiento teórico de un regulador lineal alimentado a 23V

Vsin(V)	Frecuencia de la forma de onda sinusoidal (MHz)	Rendimiento medido de la primera etapa	Rendimiento medido del amplificador de envolvente	Rendimiento teórico del regulador lineal alimentado a 23V
0-9	2	94%	43.7%	29.3%
5-14	2	93%	58.8%	45.9%
0-22.5	2	91%	68.3%	73.4%
0-9	0.5	91%	43.3%	29.3%
5-14	0.5	91%	58.9%	45.9%
0-22.5	0.5	94%	69.7%	73.4%

Puede verse en la Tabla 5 que el rendimiento a baja frecuencia, 500kHz, para todas las formas de onda sinusoidales consideradas en las pruebas es mayor para el prototipo con celdas de tres niveles. Los motivos son, principalmente, que la primera etapa tiene una mejor eficiencia y, aunque con menor influencia, que la entrada principal de tensión (con mayor rendimiento que las entradas de las celdas) maneja un mayor porcentaje de la potencia del convertidor. A alta frecuencia, 2MHz, el rendimiento es menor debido a los componentes parásitos adicionales, que a esta frecuencia tienen mayor influencia que la mejora de rendimiento de la primera etapa.

Tabla 5 Comparación del rendimiento del amplificador de envolvente con celdas de dos y tres estados para diferentes formas de onda sinusoidales

Vsin(V)	Frecuencia forma de onda sinusoidal (MHz)	Rendimiento medido del amplificador de envolvente con celdas de tres estados	Rendimiento medido del amplificador de envolvente con celdas de dos estados
0-9	2	48,4%	43,7%
5-14	2	53,4%	58,8%
0-22,5	2	63,6%	68,3%
0-9	0,5	47,6%	43,3%
5-14	0,5	59,5%	58,9%
0-22,5	0,5	71,8%	69,7%

Estos componentes parásitos son mayores en la PCB diseñada con celdas de tres estados debido a la menor optimización de este diseño respecto al amplificador de envolvente con celdas de dos estados presentado en [1]. Asimismo, la tecnología

utilizada en este último caso para la construcción física de la PCB es mejor que en el del primer prototipo del convertidor amplificador de envolvente con topología de celda de tres estados.

Se ha añadido una red RC "snubber" para asegurar la calidad de la envolvente de la señal transmitida, a pesar de que el rendimiento del sistema disminuirá.

A 2MHz, para la forma de onda sinusoidal de 0V-9V, no existen conmutaciones ($V_{out} < 12V$). Por lo tanto, puede observarse que en este caso, a 2MHz, si es mayor el rendimiento para el diseño con celdas de tres estados.

Conclusiones

En este trabajo se presenta una **importante modificación de una solución para un amplificador de envolvente** aplicado en la implementación de la técnica de EER.

La solución consiste en un convertidor multinivel en serie con un regulador lineal, cuyo diagrama de bloques puede verse en la Figura 31. En la Figura 32 pueden verse formas de onda ilustrativas de los niveles de tensión a la salida del convertidor multinivel y de la tensión de salida del regulador lineal.

Se ha propuesto y analizado una **nueva topología para el convertidor multinivel**, denominada celda de tres estados (Figura 31). Además se ha comparado esta solución con la opción basada en celda de dos estados propuesta en [1], esta comparación se ha realizado considerando la simplicidad del diseño, el número de entradas de tensión y la eficiencia del sistema. Mediante la construcción de un prototipo y las pruebas experimentales realizadas se han validado los estudios teóricos realizados para la topología de celda de tres estados, así como las ventajas identificadas respecto a la topología de celda de dos estados para el convertidor multinivel.

Adicionalmente, **se propone una variación topológica de la celda de dos estados**, analizando sus ventajas e inconvenientes respecto a esta.

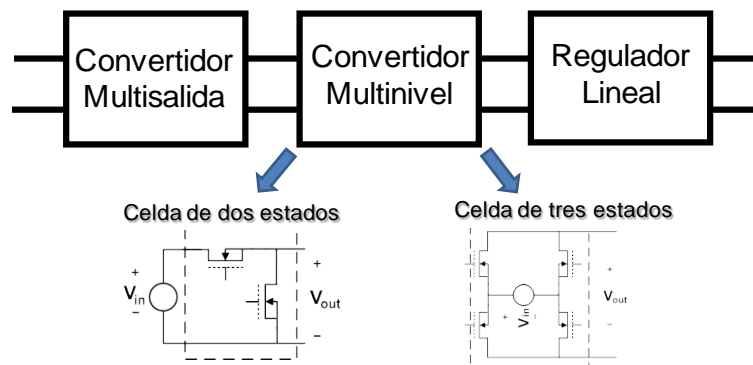


Figura 31 Diagrama de bloques simplificado del amplificador de envolvente y distintas alternativas topológicas para el convertidor multinivel

Mediante el análisis de la energía manejada por cada entrada de tensión, para dos señales de transmisión, una señal CDMA y una forma de onda sinusoidal, se han comparado ambas opciones de diseño e identificado algunas ventajas de la opción topológica con celdas de tres estados.

Se ha construido un prototipo con topología de celda de tres estados y se han medido rendimientos para varias formas de onda sinusoidales a 500kHz y a 2MHz para realizar la comparación experimental con un prototipo ya existente con topología de celda de dos estados. Ambos prototipos pueden entregar una potencia instantánea máxima de 50W.

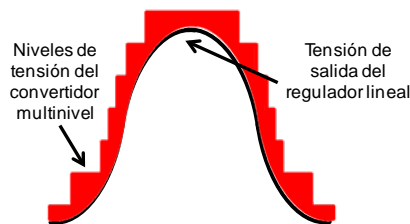


Figura 32 Formas de onda ilustrativas del funcionamiento del convertidor multinivel y del regulador lineal

En las pruebas experimentales se ha obtenido mejor rendimiento del amplificador de envolvente con celdas de tres estados para baja frecuencia, 500kHz. Esta mejora del rendimiento se debe fundamentalmente a la optimización realizada en la primera etapa del convertidor y a las ventajas identificadas en el convertidor multinivel con topología con celdas de tres estados. Por otro lado, la optimización presentada para la primera etapa, basada en la energía manejada por cada entrada de tensión, es aplicable también para el diseño con topología de celda de dos estados. A alta frecuencia, 2MHz, los rendimientos del prototipo con celdas de tres estados son menores en la mayoría de los casos con respecto al prototipo presentado en [1] debido al efecto de los componentes parásitos fundamentalmente.

Comparando el rendimiento medido en ambos prototipos con el rendimiento del regulador lineal, que se utiliza habitualmente como solución para el amplificador de envolvente, la solución propuesta mejora el rendimiento en un 15% y un 18% para las topologías de celda de dos y tres estados respectivamente.

Las pruebas experimentales se han realizado para un convertidor amplificador de tres niveles. Teniendo en cuenta los estudios comparativos realizados para ambas topologías de celda, **la celda de tres estados será una mejor solución para un diseño con un mayor número de niveles.**

Relacionados con el trabajo que ha motivado este proyecto fin de máster, se han publicado dos artículos, [1] y [27].

En [1], el autor de este proyecto fin de máster ha colaborado de forma activa en los trabajos que se realizaron en el mismo.

El segundo artículo, [27], surge como resultado directo de este trabajo de investigación y se ha publicado en el congreso IEEE Energy Conversion Conference and Exposition (ECCE) celebrado en San José, California, en septiembre de 2009.

Líneas Futuras

Las especificaciones del proyecto, altamente exigentes en frecuencia y potencia, exigen a los dispositivos trabajar en el límite de sus características. Los **nuevos materiales semiconductores de banda ancha**, como el GaN, aunque no disponibles comercialmente en la actualidad, son una alternativa que podría mejorar el funcionamiento del sistema.

Una alternativa interesante a la arquitectura del convertidor multinivel con celdas conectadas en serie, es la arquitectura con entradas de tensión conectadas en paralelo. Sería interesante una **comparación entre las dos posibles arquitecturas del convertidor multinivel**.

En este trabajo, se ha presentado una variación topológica menor de la celda de dos estados. Se han analizado sus características y sus ventajas e inconvenientes respecto a esta, pero queda abierto el estudio en profundidad de la misma.

Dadas las características de la forma de onda de tensión y corriente de salida, los métodos tradicionales de cálculo de pérdidas utilizados en el campo de la electrónica de potencia para convertidores cc/cc no son válidos, obteniéndose una tolerancia amplia en los resultados de rendimiento obtenidos. Por otro lado, los sensores utilizados en el campo de las telecomunicaciones, como puentes reflectométricos o termopares, no son aplicables para un convertidor con una carga diferente de la impedancia de línea, 5Ω . Las soluciones que mejor comportamiento podrían dar están relacionadas con medidas térmicas de disipación de la potencia de salida como calor en los elementos resistivos utilizados como carga. Sería interesante adaptar alguna de estas soluciones al sistema para poder **obtener medidas de rendimiento con una tolerancia acotada y baja**.

En la optimización de las tres etapas del sistema, solamente la tercera etapa ofrecía datos precisos de la mejora del rendimiento para los diferentes diseños. El siguiente paso sería el cálculo de un modelo detallado de pérdidas de la celda multinivel con celda de tres estados. Como objetivo final, sería **obtener la curva de rendimiento del amplificador de envolvente respecto al número de niveles**.

Referencias

- [1] M. Vasić, O. García, J.A. Oliver, P. Alou, D. Díaz, J.A. Cobos, "Multilevel Power Supply for High Efficiency RF Amplifiers" IEEE Applied Power Electronics Conference, February 2009.
- [2] G. D. Gordon and W. L. Morgan, "Principles of Communications Satellites", NY: Wiley, 1993.
- [3] F.J. Ortega, "Análisis y Diseño de Amplificadores de Potencia en Alta Frecuencia", EUIT de Telecomunicación, Madrid 2001.
- [4] F.H. Raab, P. Asbeck, S. Cripps, P.B. Kenington, Z.B. Popovic, N.Pothecary, J.F. Sevic, N.O. Sokal, "Power Amplifiers and Transmitters for RF and Microwave"
- [5] L. Marco, E. Alarcon, D. Maksimovic, "Effects of switching power converter nonidealities in Envelope Elimination and Restoration technique", IEEE International Symposium on Circuits and Systems, ISCAS 2006, 21-24 May 2006.
- [6] P. Midya, K. Haddad, L. Connell, S. Bergstedt, B. Roeckner, "Tracking power converter for supply modulation of RF power amplifiers," IEEE Power Electronics Specialists Conference, PESC. 2001, Vol. 3, Pages: 1540 – 1545.
- [7] V. Yousefzadeh, "Digitally Controlled Power Converters for RF Power Amplifiers", PhD Thesis, August 2006.
- [8] J. Staudinger, B. Gilsdorf, D. Newman, G. Norris, G. Sadowiczak, R.Sherman, T. Quach, "High efficiency CDMA RF power amplifier using dynamic envelope tracking technique," Microwave Symposium Digest., IEEE MTT-S International, Vol. 2, June 2000, Pages: 873-876
- [9] V. Pinon, F. Hasbani, A. Giry, D. Pache, C. Gamier, "A Single-Chip WCDMA Envelope Reconstruction LDMOS PA with 130MHz Switched-Mode Power Supply" Solid-State Circuits Conference, 2008. ISSCC 2008. Digest of Technical Papers. IEEE International, pp. 564-636, 3-7, Feb. 2008.
- [10] P.G. Blanken, R. Karadi, H.J. Bergveld, "A 50MHz Bandwidth Multi-Mode PA Supply Modulator for GSM, EDGE and UMTS Application", IEEE Radio Frequency Integrated Circuits Symposium, RFIC 2008, 15-17 June 2008.

- [11] M. Ranjan, K.H. Koo, G. Hanington, C. Fallesen and P. Asbeck, "Microwave Power Amplifiers With Digitally-controlled Power Supply Voltage for High Efficiency and High Linearity", 2000.
- [12] G. Hanington, P.C., P. Asbeck, L. Larson, "High-Efficiency Power Amplifier Using Dynamic Power-Supply Voltage for CDMA Applications", 1999.
- [13] B. Sahu, G. Rincón-Mora, "A high efficiency Linear RF Power Amplifier with Power-Tracking Dynamically Adaptive Buck-Boost Supply", 2004.
- [14] P. Midya, K. Haddad, M. Miller, "Buck or Boost Tracking Power Converter", 2004.
- [15] V. Yousefzadeh, E. Alarcon, D. Maksimovic, "Three-level buck converter for envelope tracking in RF power amplifiers," IEEE Trans. on Power Electronics, Volume: 21, Issue: 2, March 2006, Pages: 549 - 552.
- [16] A. Soto, J.A. Oliver, J.A. Cobos, J. Cezón, F. Arévalo, "Power supply for a radio transmitter with modulated supply voltage", Applied Power Electronics Conference, APEC '04, Volume: 1, Feb. 2004, Pages: 392 - 398.
- [17] X. Zhang, Y. Zhang, R. Zane, D. Maksimovic, " Design and Implementation of a Wide-bandwidth Digitally Controlled 16-phase Converter", 2006.
- [18] J. Rivas, R. Wahby, J. Shafran, D. Perreault, "New Architectures for Radio-Frequency dc/dc Power Conversion ", 2006.
- [19] J. Rivas, D. Jackson, O. Leitermann, A.D. Sagneri, Y. Han, D.J. Perreault, "Design Considerations for Very High Frequency dc-dc Converters", 2006.
- [20] M.C. Gonzalez, L. Laguna, P. Alou, O. García, J.A. Cobos, H. Visairo, "New Control Strategy for Energy Conversion Based on Coupled Magnetic Structures" IEEE Power Electronics Specialist Conference, June 2008, pp. 704 - 710.
- [21] J. Sabaté, L.J. Garcés, P. M. Szczesny, Q. Li, W. F. Wirth, "High-Power-Fidelity Switching Amplifier Driving Gradient Coils for MRI Systems", IEEE Power Electronics Specialist Conference, June 2004, pp. 261-266.
- [22] H.P. Yee, S. Sawahata, "A Balanced Review of Synchronous Rectifiers in DC/DC Converters", APEC'99, March 1999, pp. 582-588 vol.1.
- [23] X. Xie, J.C.P. Liu, F.N.K. Poon, M.H. Pong, "A Novel High Frequency Current-Driven Synchronous Rectifier For Low Voltage High Current Applications", Applied Power Electronics Conference'01, March 2001, pp. 469-475 vol.1.

-
- [24] X. Xie, J.C.P. Liu, F.N.K. Poon, M.H. Pong, "Current-Driven Synchronous Rectification Technique for Flyback Topology", Power Electronics Specialist Conference'01, June 2001, 345-350 vol. 1.
- [25] M.T. Zhang, M.M. Jovanović, Fred C.Y. Lee, " Design Considerations and Performance Evaluations of Synchronous Rectification in Flyback Converters", IEEE Transactions on Power Electronics, vol. 13, N° 3, May 1998.
- [26] L. Alvarez-Barcia, S. Ollero, E. de la Cruz, F. Cañizales, "Low Power Multioutput Converter with Post-Regulation based on Synchronous Rectification and Windings Integrated in the PCB", APEC'98, February 1998, 191-197 vol.1.
- [27] D. Díaz, M. Vasić, P. Alou, O. García, J. A. Oliver, J. A. Cobos "Comparison of Two Different Cell Topologies for a Multilevel Power Supply to Achieve High Efficiency Envelope Amplifier", IEEE Energy Conversion Conference and Exposition (ECCE), San José, September 2009.